

SOLID-STATE IMAGE SENSOR

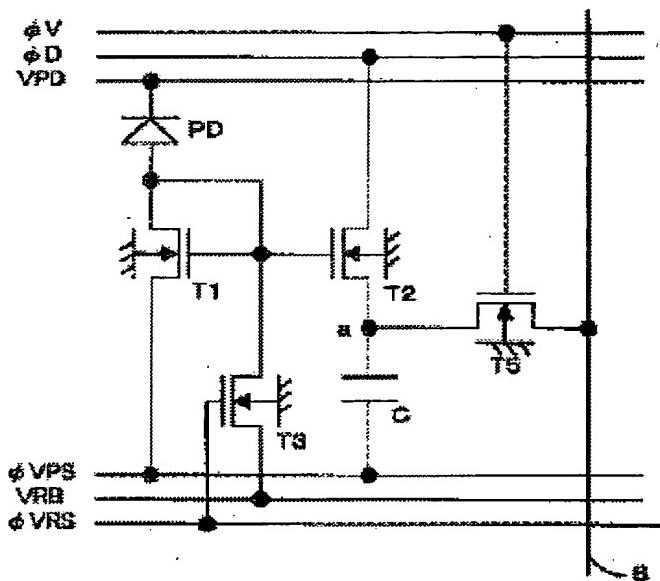
Patent number: JP2001168311
Publication date: 2001-06-22
Inventor: HAGIWARA YOSHIO
Applicant: MINOLTA CO LTD
Classification:
- international: H01L27/146; H04N5/335
- european:
Application number: JP20000092969 20000328
Priority number(s):

[Report a data error here](#)

Abstract of JP2001168311

PROBLEM TO BE SOLVED: To provide a solid-state image sensor which can be switched from a wide dynamic range to a narrow dynamic range and vice versa.

SOLUTION: MOS transistors T1 and T2 are made to rise in gate temperature by a photocurrent (electric signal) generated by light impinging on a photodiode PD, and a current corresponding to the gate voltage flows into a capacitor C through the transistor T2, by which the voltage of a connection node a is varied. At this point, a voltage ϕ_{VPS} applied to the source of the MOS transistor T1 is set nearly equal to a direct-current voltage ϕ_{VPD} , by which the connection node is changed linearly in voltage against the photocurrent.



(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-168311

(P2001-168311A)

(43)公開日 平成13年6月22日(2001.6.22)

(51)Int.Cl.⁷
H 01 L 27/146
H 04 N 5/335

識別記号

F I
H 04 N 5/335
H 01 L 27/14

テマコード(参考)
P 4 M 1 1 8
E 5 C 0 2 4
A

審査請求 有 請求項の数38 OL (全31頁)

(21)出願番号 特願2000-92969(P2000-92969)
(22)出願日 平成12年3月28日(2000.3.28)
(31)優先権主張番号 特願平11-86388
(32)優先日 平成11年3月29日(1999.3.29)
(33)優先権主張国 日本(JP)
(31)優先権主張番号 特願平11-278357
(32)優先日 平成11年9月30日(1999.9.30)
(33)優先権主張国 日本(JP)

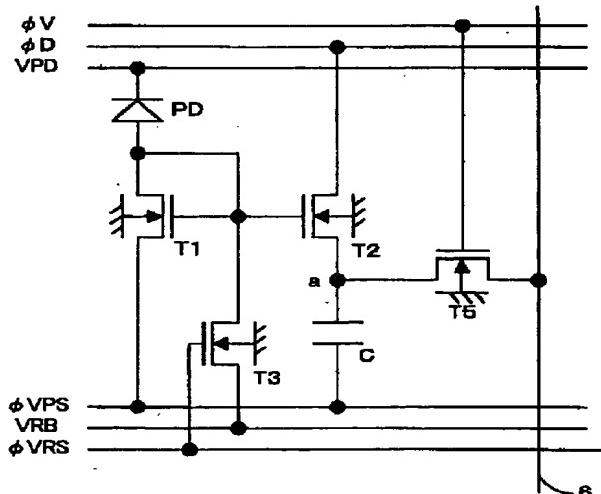
(71)出願人 000006079
ミノルタ株式会社
大阪府大阪市中央区安土町二丁目3番13号
大阪国際ビル
(72)発明者 萩原 義雄
大阪市中央区安土町二丁目3番13号 大阪
国際ビル ミノルタ株式会社内
(74)代理人 100085501
弁理士 佐野 静夫 (外1名)
F ターム(参考) 4M118 AA02 AB01 BA02 BA14 CA02
FA06
50024 CX44 GX03 GY36 GY37 GY38
GY39 GZ14

(54)【発明の名称】 固体撮像装置

(57)【要約】

【課題】本発明は、ダイナミックレンジの広い状態とダイナミックレンジの狭い状態との切換が可能な固体撮像装置を提供することを目的とする。

【解決手段】フォトダイオードPDに入射されることによって発生する光電流(電気信号)によって、MOSトランジスタT1, T2のゲート電圧を上昇させ、このゲート電圧に応じた電流がトランジスタT2を介してキャパシタCに流れ、接続ノードaの電圧が変遷する。このとき、MOSトランジスタT1のソースに印加する電圧 ϕV_{PS} を調整して、MOSトランジスタT1が閾値以下のサブレッシュルド領域で動作するとき、接続ノードaの電圧が前記光電流に対して自然対数的に変化する。又、MOSトランジスタT1のソースに印加する電圧 ϕV_{PS} を直流電圧 ϕV_{PD} と略等しくすることによって、接続ノードaの電圧が前記光電流に対して線形的に変化する。



【特許請求の範囲】

【請求項1】 入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた固体撮像装置において、

前記光電変換手段の動作状態を、前記感光素子への入射光量とは独立して、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする固体撮像装置。

【請求項2】 入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた固体撮像装置において、

前記光電変換手段の動作状態を、前記光電変換手段に送出される信号に基づいて、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする固体撮像装置。

【請求項3】 入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた固体撮像装置において、

前記光電変換手段の動作状態を、前記感光素子への同一の入射光量に対して前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする固体撮像装置。

【請求項4】 前記光電変換手段から出力される電気信号を積分するキャパシタを有し、該キャパシタで積分した信号を前記導出路を介して前記出力信号線へ導出することを特徴とする請求項1～請求項3のいずれかに記載の固体撮像装置。

【請求項5】 前記積分した信号を前記出力信号線へ出力した後に、前記キャパシタの電荷を放出するリセット手段を有することを特徴とする請求項4に記載の固体撮像装置。

【請求項6】 前記リセット手段が、第1電極と第2電極と制御電極とを備え、前記キャパシタの一端に第1電極が接続されたトランジスタで構成され、

該トランジスタの制御電極に印加する電圧のレベルを変化して該トランジスタを導通させたとき、前記キャパシタに蓄積された電荷が放出されることを特徴とする請求項5に記載の固体撮像装置。

【請求項7】 入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素の光電変換手段の動作状態を、前記感光素子への入射光量とは独立して、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする固体撮像装置。

【請求項8】 入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素の光電変換手段の動作状態を、前記光電変換手段に送出される信号に基づいて、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする固体撮像装置。

【請求項9】 入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素の光電変換手段の動作状態を、前記感光素子への同一の入射光量に対して前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする固体撮像装置。

【請求項10】 前記各画素が、前記光電変換手段の出力信号を增幅する增幅用トランジスタを有しており、該增幅用トランジスタの出力信号を前記導出路を介して前記出力信号線へ出力することを特徴とする請求項7～請求項9のいずれかに記載の固体撮像装置。

【請求項11】 前記出力信号線に接続された負荷抵抗又は定電流源を有し、前記負荷抵抗又は定電流源の総数が全画素数より少ないとを特徴とする請求項10に記載の固体撮像装置。

【請求項12】 前記負荷抵抗又は定電流源は、前記出力信号線に接続された第1電極と、直流電圧に接続された第2電極と、直流電圧に接続された制御電極とを有する抵抗用トランジスタであることを特徴とする請求項11に記載の固体撮像装置。

【請求項13】 前記增幅用トランジスタがNチャネルのMOSトランジスタであり、前記增幅用トランジスタの第1電極に印加される直流電圧が、前記抵抗用トランジスタの第2電極に接続される直流電圧よりも高電位であることを特徴とする請求項12に記載の固体撮像装置。

【請求項14】 前記増幅用トランジスタがPチャネルのMOSトランジスタであり、前記増幅用トランジスタの第1電極に印加される直流電圧が、前記抵抗用トランジスタの第2電極に接続される直流電圧よりも低電位であることを特徴とする請求項12に記載の固体撮像装置。

【請求項15】 前記導出路は、全画素の中から所定のものを順次選択し、選択された画素から増幅された信号を出力信号線に導出するスイッチを含むことを特徴とする請求項7～請求項14のいずれかに記載の固体撮像装置。

【請求項16】 前記光電変換手段が、

第1電極に直流電圧が印加された光電変換素子と、
第1電極と第2電極と制御電極とを備え、第1電極及び
制御電極が光電変換素子の第2電極に接続され、光電変
換素子からの出力電流が流れ込む第1のトランジスタと、
第1電極と第2電極と制御電極とを備え、第1電極に直
流電圧が印加されるとともに制御電極が前記第1のト
ランジスタの制御電極に接続され、第2電極から電気信号
を出力する第2のトランジスタとから構成され。
前記第1のトランジスタの第1電極と第2電極の間の電
位差を変化させることによって、光電変換手段の動作
を、前記第1状態と前記第2状態とに切り換えること
ができる特徴とする請求項1～請求項15のいずれかに記載
の固体撮像装置。

【請求項17】 前記光電変換手段が、
第1電極に直流電圧が印加された光電変換素子と、
第1電極と第2電極と制御電極とを備え、第1電極が光
電変換素子の第2電極に接続され、光電変換素子からの
出力電流が流れ込むとともに第2電極と制御電極が接続
された第1のトランジスタと、
第1電極と第2電極と制御電極とを備え、第1電極に直
流電圧が印加されるとともに制御電極が前記第1のト
ランジスタの第1電極に接続され、第2電極から電気信号
を出力する第2のトランジスタとから構成され、
前記第1のトランジスタの第1電極と第2電極の間の電
位差を変化させることによって、光電変換手段の動作
を、前記第1状態と前記第2状態とに切り換えること
ができる特徴とする請求項1～請求項15のいずれかに記載
の固体撮像装置。

【請求項18】 前記光電変換手段が前記第1状態で動
作して電気信号を前記出力信号線へ出力した後に前記光
電変換手段を初期化するためのリセット手段が設けられ
たことを特徴とする請求項1～請求項17のいずれかに記載
の固体撮像装置。

【請求項19】 第1電極と第2電極と制御電極とを備
え、第1電極が前記第1、第2のトランジスタの制御電
極に接続されるとともに第2電極が直流電圧に接続され
た第3のトランジスタを有し、

前記光電変換手段が前記第1状態で動作して電気信号を
前記出力信号線へ出力した後に、第3のトランジスタの
制御電極に印加する電圧のレベルを変化させて第3のト
ランジスタを導通させ、前記第1、第2のトランジスタに
蓄積された電荷を放出させることによって、前記光電
変換手段をリセットすることを特徴とする請求項16又は
請求項17に記載の固体撮像装置。

【請求項20】 前記光電変換手段が、
第2電極に直流電圧が印加された光電変換素子と、
第1電極と第2電極と制御電極とを備え、第2電極が前
記光電変換素子の第1電極に接続された第1のトランジ
スタと、

第1電極と第2電極と制御電極とを備え、第1電極に直
流電圧が印加されるとともに制御電極が前記第1のト
ランジスタの第2電極に接続され、第2電極から電気信号
を出力する第2のトランジスタと、から構成され、
前記第1のトランジスタの制御電極に与える電圧を変化
させることによって、光電変換手段の動作を、前記第1
状態と前記第2状態とに切り替えることができる特徴
とする請求項1～請求項15のいずれかに記載の固体撮像
装置。

【請求項21】 第1電極と第2電極と制御電極とを備
え、第1電極が前記第1のトランジスタの第2電極に接
続されるとともに第2電極が前記光電変換素子の第1電
極に接続されることによって、前記第1のトランジスタ
及び前記光電変換素子と直列に接続された第3のトラン
ジスタを有し、
前記光電変換手段を前記第1状態で動作させる場合は、
前記第3のトランジスタを常に導通状態にし、
前記光電変換手段を前記第2状態で動作させる場合は、
撮像動作させるときは前記第3のトランジスタを導通状
態にし、又、各画素の感度のバラツキを検出するときは
前記第3のトランジスタを非導通状態にすることを特徴
とする請求項20に記載の固体撮像装置。

【請求項22】 画素をマトリクス状に配してなる二次
元の固体撮像装置において、
各画素が、

フォトダイオードと、
該フォトダイオードの一方の電極に第1電極とゲート電
極が接続された第1MOSトランジスタと、
該第1MOSトランジスタのゲート電極にゲート電極が
接続された第2MOSトランジスタと、
前記第1MOSトランジスタのゲート電極に第1電極が
接続され、第2電極が直流電圧に接続されるとともに、
ゲート電極に入力される電圧のレベルの切り換えによっ
て、前記第1MOSトランジスタのゲート電極に蓄積さ
れた電荷を放出してリセットする第3MOSトランジ
スタとを有し、

前記フォトダイオードから出力される電気信号を自然対
数的に変換して前記第2MOSトランジスタの第2電極
から出力されるときは、前記第1MOSトランジスタを
閾値以下のサブスレッシュド領域で動作させ、

一方、前記フォトダイオードから出力される電気信号を
線形的に変換して前記第2MOSトランジスタの第2電
極から出力されるときは、前記第1MOSトランジスタ
の第2電極と前記フォトダイオードの他方の電極の電位
を接近させることにより前記第1MOSトランジスタを
不作動状態とするとともに、電気信号を出した後、前
記第3MOSトランジスタのゲート電極に入力する電圧
のレベルを切り換えることによって前記第3MOSトラン
ジスタを導通させて、少なくとも前記第1MOSトラン
ジスタの第1電極及びゲート電極に蓄積された電荷を

放出してリセットすることを特徴とする固体撮像装置。

【請求項23】 画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素が、

・ フォトダイオードと、

該フォトダイオードの一方の電極に第1電極が接続され、第2電極とゲート電極が同一の直流電圧に接続された第1MOSトランジスタと、

該第1MOSトランジスタの第1電極にゲート電極が接続された第2MOSトランジスタと、

前記第1MOSトランジスタの第1電極に第1電極が接続され、第2電極が直流電圧に接続されるとともに、そのゲート電極に入力する電圧のレベルを切り換えること

によって、前記第1MOSトランジスタの第1電極に蓄積された電荷を放出してリセットする第3MOSトランジスタとを有し、

前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させることは、前記第1MOSトランジスタを閾値以下のサブスレッシュルド領域で動作させ、

一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力させることは、前記第1MOSトランジスタの第2電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第1MOSトランジスタを不作動状態とするとともに、電気信号を出力した後、前記第3MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第3MOSトランジスタを導通させて、少なくとも前記第1MOSトランジスタの第1電極及び前記第2MOSトランジスタのゲート電極に蓄積された電荷を放出してリセットすることを特徴とする固体撮像装置。

【請求項24】 画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素が、

・ フォトダイオードと、

該フォトダイオードの一方の電極に第1電極が接続され、ゲート電極が直流電圧に接続された第1MOSトランジスタと、

該第1MOSトランジスタの第1電極にゲート電極が接続された第2MOSトランジスタと、

前記第1MOSトランジスタの第1電極に第1電極が接続され、第2電極が直流電圧に接続されるとともに、そのゲート電極に入力する電圧のレベルを切り換えることによって、前記第1MOSトランジスタの第1電極に蓄積された電荷を放出してリセットする第3MOSトランジスタとを有し、

前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させることは、前記第1MOSトランジスタを

閾値以下のサブスレッシュルド領域で動作させ、一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力させることは、前記第1MOSトランジスタの第2電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第1MOSトランジスタを不作動状態とするとともに、電気信号を出力した後、前記第3MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第3MOSトランジスタを導通させて、少なくとも前記第1MOSトランジスタの第1電極及び前記第2MOSトランジスタのゲート電極に蓄積された電荷を放出してリセットすることを特徴とする固体撮像装置。

【請求項25】 画素をマトリクス状に配してなる二次元の固体撮像装置において、

各画素が、

・ フォトダイオードと、

第1電極と第2電極とゲート電極とを備え、前記フォトダイオードから出力される電気信号が第2電極に入力される第1MOSトランジスタと、

該第1MOSトランジスタの第2電極にゲート電極が接続された第2MOSトランジスタとを有し、

前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させることは、前記第1MOSトランジスタを閾値以下のサブスレッシュルド領域で動作させ、

一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力させることは、前記第1MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えて前記

30 第1MOSトランジスタを非導通状態とするとともに、電気信号を出力した後、前記第1MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第1MOSトランジスタを導通させ、前記第1MOSトランジスタの第1電極に印加される電圧を前記第2MOSトランジスタのゲート電極に与えてリセットすることを特徴とする固体撮像装置。

【請求項26】 前記第1MOSトランジスタの第2電極に第1電極が接続され、第2電極が前記フォトダイオードの一方の電極に接続された第3MOSトランジスタを有し、

前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力させる場合は、常に前記第3MOSトランジスタを導通状態にし、

前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力せる場合は、撮像させるときは前記第3MOSトランジスタを導通状態にし、又、各画素のパラツキを検出するときは前記第3MOSトランジスタを非導通

状態にすることを特徴とする請求項25に記載の固体撮像装置。

【請求項27】 前記画素が、第1電極が前記第2MOSトランジスタの第2電極に接続され、第2電極が出力信号線に接続され、ゲート電極が行選択線に接続された第5MOSトランジスタを有することを特徴とする請求項22～請求項26のいずれかに記載の固体撮像装置。

【請求項28】 前記画素が、第1電極が直流電圧に接続され、ゲート電極が前記第2MOSトランジスタの第2電極に接続されるとともに、前記第2MOSトランジスタの第2電極から出力される出力信号を増幅する第4MOSトランジスタを有することを特徴とする請求項22～請求項24のいずれかに記載の固体撮像装置。

【請求項29】 前記画素が、第1電極が前記第4MOSトランジスタの第2電極に接続され、第2電極が出力信号線に接続され、ゲート電極が行選択線に接続された第5MOSトランジスタを有することを特徴とする請求項28に記載の固体撮像装置。

【請求項30】 前記画素が、前記第2MOSトランジスタの第2電極に一端が接続され他端が前記第1MOSトランジスタの第2電極が接続される信号線に接続されるとともに、前記第2MOSトランジスタの第1電極にリセット電圧が与えられたときに前記第2MOSトランジスタを介してリセットされるキャパシタを有することを特徴とする請求項28又は請求項29に記載の固体撮像装置。

【請求項31】 前記第2MOSトランジスタの第1電極が直流電圧に接続されるとともに、前記画素が、

前記第2MOSトランジスタの第2電極に第1電極が接続され第2電極に直流電圧が接続された第6MOSトランジスタと、

前記第2MOSトランジスタの第2電極に一端が接続され他端が前記第1MOSトランジスタの第2電極が接続される信号線に接続されるとともに、前記第6MOSトランジスタのゲート電極にリセット電圧が与えられたときに前記第6MOSトランジスタを介してリセットされるキャパシタと、

を有することを特徴とする請求項28又は請求項29に記載の固体撮像装置。

【請求項32】 前記画素が、第1電極が直流電圧に接続され、ゲート電極が前記第2MOSトランジスタの第2電極に接続されるとともに、前記第2MOSトランジスタの第2電極から出力される出力信号を増幅する第4MOSトランジスタを有することを特徴とする請求項25又は請求項26に記載の固体撮像装置。

【請求項33】 前記画素が、第1電極が前記第4MOSトランジスタの第2電極に接続され、第2電極が出力信号線に接続され、ゲート電極が行選択線に接続された第5MOSトランジスタを有することを特徴とする請求

項32に記載の固体撮像装置。

【請求項34】 前記画素が、前記第2MOSトランジスタの第2電極に一端が接続され他端が直流電圧に接続されるとともに、前記第2MOSトランジスタの第1電極にリセット電圧が与えられたときに前記第2MOSトランジスタを介してリセットされるキャパシタを有することを特徴とする請求項32又は請求項33に記載の固体撮像装置。

【請求項35】 前記第2MOSトランジスタが前記第1MOSトランジスタと逆の極性のMOSトランジスタであることを特徴とする請求項34に記載の固体撮像装置。

【請求項36】 前記第2MOSトランジスタの第1電極が直流電圧に接続されるとともに、前記画素が、

前記第2MOSトランジスタの第2電極に第1電極が接続され第2電極に直流電圧が接続された第6MOSトランジスタと、

前記第2MOSトランジスタの第2電極に一端が接続され他端が直流電圧に接続されるとともに、前記第6MOSトランジスタのゲート電極にリセット電圧が与えられたときに前記第6MOSトランジスタを介してリセットされるキャパシタと、

を有することを特徴とする請求項32又は請求項33に記載の固体撮像装置。

【請求項37】 前記第2及び第6MOSトランジスタが前記第1MOSトランジスタと逆の極性のMOSトランジスタであることを特徴とする請求項36に記載の固体撮像装置。

【請求項38】 前記画素に対し前記出力信号線を介して接続された負荷抵抗又は定電流源を成すMOSトランジスタを備えていることを特徴とする請求項22～請求項37のいずれかに記載の固体撮像装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は固体撮像装置に関するものであり、特に画素を二次元に配置した固体撮像装置に関する。

【0002】

【従来の技術】 フォトダイオード等の光電変換素子（感光素子）と、その光電変換素子で発生した光電荷を出力信号線へ取り出す手段とを含む画素をマトリクス状（行列状）に配してなる二次元固体撮像装置は種々の用途に供されている。ところで、このような固体撮像装置は光電変換素子で発生した光電荷を読み出す（取り出す）手段によってCCD型とMOS型に大きく分けられる。CCD型は光電荷をボテンシャルの井戸に蓄積しつつ、転送するようになっており、ダイナミックレンジが狭いという欠点がある。一方、MOS型はフォトダイオードのpn接合容量に蓄積した電荷をMOSトランジスタを通

して直接読み出すようになっていた。

【0003】ここで、従来のMOS型固体撮像装置の1画素当たりの構成を図29に示し説明する。同図において、PDはフォトダイオードであり、そのカソードがMOSトランジスタT1のゲートとMOSトランジスタT2のソースに接続されている。MOSトランジスタT1のソースはMOSトランジスタT3のドレインに接続され、MOSトランジスタT3のソースは出力信号線Voutへ接続されている。またMOSトランジスタT1, T2のドレインには直流電圧VPDが印加され、フォトダイオードのアノードには直流電圧VPSが印加されている。

【0004】フォトダイオードPDに光が入射すると、光電荷が発生し、その電荷はMOSトランジスタT1のゲートに蓄積される。ここで、MOSトランジスタT3のゲートにバルス信号vVを与えてMOSトランジスタT3をONすると、MOSトランジスタT1のゲートの電荷に比例した電流がMOSトランジスタT1, T3を通って出力信号線へ導出される。このようにして入射光量に比例した出力電流を読み出すことができる。信号読み出し後はMOSトランジスタT3をOFFにしてMOSトランジスタT2をONすることでMOSトランジスタT1のゲート電圧を初期化させることができる。

【0005】

【発明が解決しようとする課題】このように、従来のMOS型の固体撮像装置は各画素においてフォトダイオードで発生しMOSトランジスタのゲートに蓄積された光電荷をそのまま読み出すものであったからダイナミックレンジが狭く、そのため露光量を精密に制御しなければならず、しかも露光量を精密に制御しても暗い部分が黒くつぶれたり、明るい部分が飽和したりしていた。一方、本出願人は、入射した光量に応じた光電流を発生する感光手段と、光電流を入力するMOSトランジスタと、このMOSトランジスタをサブスレッシュルド電流が流れうる状態にバイアスするバイアス手段とを備え、光電流を対数変換するようにした固体撮像装置を提案した（特開平3-192764号公報参照）。このような固体撮像装置は、広いダイナミックレンジを有しているものの、低輝度の場合の特性やS/N比などが十分でないという問題があった。

【0006】本発明はこのような点に鑑みなされたものであって、高輝度から低輝度までの幅広い被写体を高精細に撮像することのできる固体撮像装置を提供することを目的とする。又、本発明の他の目的は、画素の出力を大きく得ることができることのできる固体撮像装置を提供することにある。又、本発明の他の目的は、S/N比の良好な撮像信号を得ることができることのできる固体撮像装置を提供することにある。更に、本発明の他の目的は、同一の光電変換手段でダイナミックレンジの広い状態とダイナミックレンジの狭い状態との切換が可能な固体撮像装置を提供することにある。

【0007】

【課題を解決するための手段】上記の目的を達成するため請求項1に記載の固体撮像装置は、入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた固体撮像装置において、前記光電変換手段の動作状態を、前記感光素子への入射光量とは独立して、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする。

【0008】又、請求項2に記載の固体撮像装置は、入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた固体撮像装置において、前記光電変換手段の動作状態を、前記光電変換手段に送出される信号に基づいて、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする。

【0009】又、請求項3に記載の固体撮像装置は、入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と、該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた固体撮像装置において、前記光電変換手段の動作状態を、前記感光素子への同一の入射光量に対して前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする。

【0010】請求項1～請求項3のような構成の固体撮像装置によると、被写体の輝度状態及び撮像時の環境に応じて、ダイナミックレンジを変更することができる。

30 例えは、フォトダイオードで発生した光電荷をMOSトランジスタを用いて変換する場合、このMOSトランジスタを閾値以下のサブスレッシュルド領域で動作させると、対数変換状態（第2状態）となり、ダイナミックレンジが大きくとれる。しかしながら、低輝度で動く被写体を撮像すると、対数変換動作では、残像が目立つようになる。

【0011】それは、対数変換動作では、MOSトランジスタがON状態となっていてフォトダイオードの発生する電気信号をリアルタイムで対数変換してMOSトランジスタから出力するが、MOSトランジスタのゲート側の電荷及びこのゲートに接続されたフォトダイオードの寄生容量などに蓄積された電荷が放電されず、前の情報が残るからである。これは、輝度が低い場合に特に目立つ。又、対数変換では、一般に変換出力が小さいので、S/N比（信号／ノイズ比）が悪い。

【0012】これに対して、MOSトランジスタをOFF状態にしている線形変換状態（第1状態）では、ダイナミックレンジは狭いが、光電変換手段から出力される信号は大きく得られるので、S/N比がよい。又、OFF状態のMOSトランジスタのゲートやフォトダイオード

ドで光電荷が積分されることと、リセットされることにより、前の情報が残らないようにできる。

【0013】従って、低輝度から高輝度の広い範囲にわたる被写体の撮像には、光電変換手段を第2状態（対数変換）に切り換えて使用し、低輝度の被写体や、輝度範囲の狭い被写体の撮像には、光電変換手段を第1状態（線形変換）に切り換えて使用すると良い。

【0014】又、請求項4に記載の固体撮像装置のように、前記光電変換手段から出力される電気信号を積分するキャパシタを設けるとともに、該キャパシタで積分した信号を出力信号とすることにより、光源の変動成分や高周波のノイズがキャパシタで吸収されて除去される。

【0015】請求項5に記載の固体撮像装置は、請求項4に記載の固体撮像装置において、前記積分した信号を前記出力信号線へ出力した後に、前記キャパシタの電荷を放出するリセット手段を有することを特徴とする。このような固体撮像装置において、そのリセット手段を、例えば、請求項6のように、第1電極と第2電極と制御電極とを備え、前記キャパシタの一端に第1電極が接続されたトランジスタで構成すると、該トランジスタの制御電極に印加する電圧のレベルを変化して該トランジスタを導通させることにより、前記キャパシタに蓄積された電荷を簡単に放出することができる。

【0016】請求項7に記載の固体撮像装置は、入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素の光電変換手段の動作状態を、前記感光素子への入射光量とは独立して、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする。

【0017】又、請求項8に記載の固体撮像装置は、入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素の光電変換手段の動作状態を、前記光電変換手段に送出される信号に基づいて、前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする。

【0018】又、請求項9に記載の固体撮像装置は、入射した光量に応じた電気信号を発生する感光素子を有する光電変換手段と該光電変換手段の出力信号を出力信号線へ導出する導出路とを備えた画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素の光電変換手段の動作状態を、前記感光素子への同一の入射光量に対して前記電気信号を線形的に変換する第1状態と、自然対数的に変換する第2状態とに切り換え可能としたことを特徴とする。

【0019】請求項7～請求項9のような構成の固体撮像装置によると、被写体の輝度状態及び撮像時の環境に応じて、ダイナミックレンジを変更することができるデジタルカメラやビデオカメラを実現することができる。又、請求項10に記載の固体撮像装置のように、前記各画素が、前記光電変換手段の出力信号を増幅する増幅用トランジスタを有し、該増幅用トランジスタの出力信号を前記導出路を介して前記出力信号線へ出力するようになっていると、各画素からの信号が大きく安定した状態で読み出される。

【0020】更に、請求項11に記載するように、請求項10に記載の固体撮像装置において、前記出力信号線に接続されたその総数が全画素数より少ない負荷抵抗又は定電流源を有するような固体撮像装置であっても良い。この負荷抵抗又は定電流源を有することによって、各画素から出力される電流信号を電圧信号として読み出すことができる。このような固体撮像装置において、請求項12に記載するように、前記負荷抵抗又は定電流源は、前記出力信号線に接続された第1電極と、直流電圧に接続された第2電極と、直流電圧に接続された制御電極とを有するトランジスタであっても良い。

【0021】請求項12に記載の固体撮像装置において、請求項13に記載するように、前記増幅用トランジスタをNチャネルのMOSトランジスタとするとき、前記増幅用トランジスタの第1電極に印加される直流電圧を、前記負荷抵抗又は定電流源となるトランジスタの第2電極に接続される直流電圧よりも高電位とすればよい。又、請求項14に記載するように、前記増幅用トランジスタをPチャネルのMOSトランジスタとするとき、前記増幅用トランジスタの第1電極に印加される直流電圧を、前記負荷抵抗又は定電流源となるトランジスタの第2電極に接続される直流電圧よりも低電位とすればよい。

【0022】更に、請求項7～14のいずれかに記載の固体撮像装置において、請求項15に記載するように、前記導出路に、全画素の中から所定のものを順次選択し、選択された画素から増幅された信号を出力信号線に導出するスイッチを設けることによって、各画素から前記出力信号線に出力される信号を順次読み出してシリアルデータとして出力することができる。

【0023】請求項16に記載の固体撮像装置は、請求項1～請求項15のいずれかに記載の固体撮像装置において、前記光電変換手段が、第1電極に直流電圧が印加された光電変換素子と、第1電極と第2電極と制御電極とを備え、第1電極及び制御電極が光電変換素子の第2電極に接続され、光電変換素子からの出力電流が流れ込む第1のトランジスタと、第1電極と第2電極と制御電極とを備え、第1電極に直流電圧が印加されるとともに制御電極が前記第1のトランジスタの制御電極に接続され、第2電極から電気信号を出力する第2のトランジ

タとから構成され、前記第1のトランジスタの第1電極と第2電極の間の電位差を変化させることによって、光電変換手段の動作を、前記第1状態と前記第2状態とに切り換えることができる特徴とする。

【0024】このような構成の固体撮像装置によると、前記第1のトランジスタの第1電極と第2電極の間の電位差を変えることによって、光電変換手段の動作を、前記第1状態と前記第2状態とに切り換えて、そのダイナミックレンジの大きさを変更することができる。

【0025】請求項17に記載の固体撮像装置は、請求項1～請求項15のいずれかに記載の固体撮像装置において、前記光電変換手段が、第1電極に直流電圧が印加された光電変換素子と、第1電極と第2電極と制御電極とを備え、第1電極が光電変換素子の第2電極に接続され、光電変換素子からの出力電流が流れ込むとともに第2電極と制御電極が接続された第1のトランジスタと、第1電極と第2電極と制御電極とを備え、第1電極に直流電圧が印加されるとともに制御電極が前記第1のトランジスタの第1電極に接続され、第2電極から電気信号を出力する第2のトランジスタとから構成され、前記第1のトランジスタの第1電極と第2電極の間の電位差を変化させることによって、光電変換手段の動作を、前記第1状態と前記第2状態とに切り換えることができる特徴とする。

【0026】このような構成の固体撮像装置によると、前記第1のトランジスタの第1電極と第2電極の間の電位差を変えることによって、光電変換手段の動作を、前記第1状態と前記第2状態とに切り換えて、そのダイナミックレンジの大きさを変更することができる。

【0027】請求項18に記載の固体撮像装置は、請求項1～請求項17に記載の固体撮像装置において、前記光電変換手段が前記第1状態で動作して電気信号を前記出力信号線へ出力した後に、前記光電変換手段を初期化するためのリセット手段が設けられたことを特徴とする。

【0028】請求項19に記載の固体撮像装置は、請求項16又は請求項17に記載の固体撮像装置において、第1電極と第2電極と制御電極とを備え、第1電極が前記第1、第2のトランジスタの制御電極に接続されるとともに第2電極が直流電圧に接続された第3のトランジスタを有し、前記光電変換手段が前記第1状態で動作して電気信号を前記出力信号線へ出力した後に、第3のトランジスタの制御電極に印加する電圧のレベルを変化させて第3のトランジスタを導通させ、前記第1、第2のトランジスタに蓄積された電荷を放出させることによって、前記光電変換手段をリセットすることを特徴とする。

【0029】このような固体撮像装置において、前記光電変換手段を前記第1状態で動作させたとき、前記光電変換素子からの出力電流に応じて前記第2のトランジ

タの制御電極の電圧を変化させるために、前記第1、第2のトランジスタに蓄積させた電荷を、前記第3のトランジスタによって放出して、光電変換手段をリセットすることができる。

【0030】請求項20に記載の固体撮像装置は、請求項1～請求項15のいずれかに記載の固体撮像装置において、前記光電変換手段が、第2電極に直流電圧が印加された光電変換素子と、第1電極と第2電極と制御電極とを備え、第2電極が前記光電変換素子の第1電極に接続された第1のトランジスタと、第1電極と第2電極と制御電極とを備え、第1電極に直流電圧が印加されるとともに制御電極が前記第1のトランジスタの第2電極に接続され、第2電極から電気信号を出力する第2のトランジスタとから構成され、前記第1のトランジスタの制御電極に与える電圧を変化させることによって、光電変換手段の動作を、前記第1状態と前記第2状態とに切り替えることができる特徴とする。

【0031】このような固体撮像装置によると、前記第1のトランジスタをサブスレッシュルド領域で動作するように該第1のトランジスタの制御電極に電圧を与えることによって、前記光電変換手段を第2状態(対数変換)で動作させることができる。又、前記第1のトランジスタを非導通状態になるように制御電極に電圧を与えることによって、第2のトランジスタの制御電極に電荷を蓄積させて、前記光電変換手段を第1状態(線形変換)で動作させることができる。

【0032】又、請求項21に記載するように、第1電極と第2電極と制御電極とを備え、第1電極が前記第1のトランジスタの第2電極に接続されるとともに第2電極が前記光電変換素子の第1電極に接続されることによって、前記第1のトランジスタ及び前記光電変換素子と直列に接続された第3のトランジスタを設けて、前記光電変換手段を前記第1状態で動作させる場合は、前記第3のトランジスタを常に導通状態にし、前記光電変換手段を前記第2状態で動作させる場合は、撮像動作させるときは前記第3のトランジスタを導通状態にし、又、各画素のバラツキを検出するときは前記第3のトランジスタを非導通状態にするようにしても構わない。

【0033】このように第3のトランジスタを設けたとき、前記光電変換手段を第1状態で動作させる場合、撮像動作させるときは前記第1のトランジスタを非導通状態にし、又、リセットするときは前記第1のトランジスタを導通状態にして前記第2のトランジスタの制御電極の電圧をリセットする。又、前記光電変換手段を第2状態で動作させる場合、撮像動作させるときは前記第3のトランジスタを導通状態にして前記第1のトランジスタをサブスレッシュルド領域で動作させる。又、この場合、各画素の感度のバラツキを検出するときは前記第3のトランジスタを非導通状態にするとともに、前記第1のトランジスタの第1電極に印加する電圧を変化させ

て、前記第1のトランジスタの閾値電圧によって生じる各画素の感度のバラツキを検出する。

【0034】請求項22に記載の固体撮像装置は、画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素が、フォトダイオードと、該フォトダイオードの一方の電極に第1電極とゲート電極が接続された第1MOSトランジスタと、該第1MOSトランジスタのゲート電極にゲート電極が接続された第2MOSトランジスタと、前記第1MOSトランジスタのゲート電極に第1電極が接続され、第2電極が直流電圧に接続されるとともに、ゲート電極に入力される電圧のレベルを切り換えることによって、前記第1MOSトランジスタのゲート電極に蓄積された電荷を放出してリセットする第3MOSトランジスタとを有し、前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタを閾値以下のサブスレッシュルド領域で動作させ、一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタの第2電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第1MOSトランジスタを不作動状態とするとともに、電気信号を出力した後、前記第3MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第3MOSトランジスタを導通させて、少なくとも前記第1MOSトランジスタの第1電極及びゲート電極に蓄積された電荷を放出してリセットすることを特徴とする。

【0035】請求項23に記載の固体撮像装置は、画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素が、フォトダイオードと、該フォトダイオードの一方の電極に第1電極が接続され、第2電極とゲート電極が同一の直流電圧に接続された第1MOSトランジスタと、該第1MOSトランジスタの第1電極にゲート電極が接続された第2MOSトランジスタと、前記第1MOSトランジスタの第1電極に第1電極が接続され、第2電極が直流電圧に接続されるとともに、そのゲート電極に入力する電圧のレベルを切り換えることによって、前記第1MOSトランジスタの第1電極に蓄積された電荷を放出してリセットする第3MOSトランジスタとを有し、前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタを閾値以下のサブスレッシュルド領域で動作させ、一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力せるときは、前記第1MOSトランジスタの第2電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第1MOSトランジスタを不作動状態とするとともに、電気信号を出力した後、前記第3MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第3MOSトランジスタを導通させて、少なくとも前記第1MOSトランジスタの第1電極及び前記第2MOSトランジスタのゲート電極に蓄積された電荷を放出してリセットすることを特徴とする。

スタを不作動状態とするとともに、電気信号を出力した後、前記第3MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第3MOSトランジスタを導通させて、少なくとも前記第1MOSトランジスタの第1電極及び前記第2MOSトランジスタのゲート電極に蓄積された電荷を放出してリセットすることを特徴とする。

【0036】請求項24に記載の固体撮像装置は、画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素が、フォトダイオードと、該フォトダイオードの一方の電極に第1電極が接続され、ゲート電極が直流電圧に接続された第1MOSトランジスタと、該第1MOSトランジスタの第1電極にゲート電極が接続された第2MOSトランジスタと、前記第1MOSトランジスタの第1電極に第1電極が接続され、第2電極が直流電圧に接続されるとともに、そのゲート電極に入力する電圧のレベルを切り換えることによって、前記第1MOSトランジスタの第1電極に蓄積された電荷を放出してリセットする第3MOSトランジスタとを有し、前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタを閾値以下のサブスレッシュルド領域で動作させ、一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力させるときは、前記第1MOSトランジスタの第2電極と前記フォトダイオードの他方の電極の電位を接近させることにより前記第1MOSトランジスタを不作動状態とするとともに、電気信号を出力した後、前記第3MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第3MOSトランジスタを導通させて、少なくとも前記第1MOSトランジスタの第1電極及び前記第2MOSトランジスタのゲート電極に蓄積された電荷を放出してリセットすることを特徴とする。

【0037】請求項25に記載の固体撮像装置は、画素をマトリクス状に配してなる二次元の固体撮像装置において、各画素が、フォトダイオードと、第1電極と第2電極とゲート電極とを備えた第1MOSトランジスタと、該第1MOSトランジスタの第2電極にゲート電極が接続された第2MOSトランジスタと、前記第1MOSトランジスタの第2電極に第1電極が接続され、第2電極が前記補とダイオードの一方の電極に接続された第3MOSトランジスタとを有し、前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2MOSトランジスタの第2電極から出力せるときは、前記第1MOSトランジスタを閾値以下のサブスレッシュルド領域で動作させ、一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力せるときは、前記第1MOSトランジスタを閾値以下のサブスレッシュルド領域で動作させ、一方、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2MOSトランジスタの第2電極から出力せるときは、

前記第1 MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えて前記第1 MOSトランジスタを非導通状態とともに、電気信号を出力した後、前記第1 MOSトランジスタのゲート電極に入力する電圧のレベルを切り換えることによって前記第1 MOSトランジスタを導通させ、前記第1 MOSトランジスタの第1電極に印加される電圧を前記第2 MOSトランジスタのゲート電極に与えてリセットすることを特徴とする。

【0038】請求項26に記載の固体撮像装置は、請求項25に記載の固体撮像装置において、前記第1 MOSトランジスタの第2電極に第1電極が接続され、第2電極が前記フォトダイオードの一方の電極に接続された第3 MOSトランジスタを有し、前記フォトダイオードから出力される電気信号を線形的に変換して前記第2 MOSトランジスタの第2電極から出力させる場合は、常に前記第3 MOSトランジスタを導通状態にし、前記フォトダイオードから出力される電気信号を自然対数的に変換して前記第2 MOSトランジスタの第2電極から出力させる場合は、撮像させるときは前記第3 MOSトランジスタを導通状態にし、又、各画素のバラツキを検出するときは前記第3 MOSトランジスタを非導通状態にすることを特徴とする。

【0039】請求項27に記載の固体撮像装置は、請求項22～請求項26のいずれかに記載の固体撮像装置において、前記画素が、第1電極が前記第2 MOSトランジスタの第2電極に接続され、第2電極が出力信号線に接続され、ゲート電極が行選択線に接続された第5 MOSトランジスタを有することを特徴とする。

【0040】請求項28に記載の固体撮像装置は、請求項22～請求項24のいずれかに記載の固体撮像装置において、前記画素が、第1電極が直流電圧に接続され、ゲート電極が前記第2 MOSトランジスタの第2電極に接続されるとともに、前記第2 MOSトランジスタの第2電極から出力される出力信号を増幅する第4 MOSトランジスタを有することを特徴とする。このような構成の固体撮像装置において、請求項29に記載するように、前記画素に、第1電極が前記第4 MOSトランジスタの第2電極に接続され、第2電極が出力信号線に接続され、ゲート電極が行選択線に接続された第5 MOSトランジスタを設けて、この第5 MOSトランジスタを行選択用のスイッチとすることができる。

【0041】請求項28又は請求項29の固体撮像装置において、請求項30に記載するように、前記画素に、前記第2 MOSトランジスタの第2電極に一端が接続され他端が前記第1 MOSトランジスタの第2電極が接続される信号線に接続されるとともに、前記第2 MOSトランジスタの第1電極にリセット電圧が与えられたときに前記第2 MOSトランジスタを介してリセットされるキャバシタを設けても良い。このような構成によることによって、画素から出力される信号が、一旦キャバシタ

で積分された信号となるので、光源の変動成分や高周波のノイズがキャバシタで吸収されて除去される。更に、前記第2 MOSトランジスタの第1電極にリセット電圧を与えることによって、前記第2 MOSトランジスタを介してキャバシタ内の電荷が放出されてリセットされる。

【0042】又、請求項31に記載するように、前記画素において、前記第2 MOSトランジスタの第1電極が直流電圧に接続されるとともに、前記第2 MOSトランジスタの第2電極に第1電極が接続され第2電極に直流電圧が接続された第6 MOSトランジスタと、前記第2 MOSトランジスタの第2電極に一端が接続され他端が前記第1 MOSトランジスタの第2電極が接続される信号線に接続されるとともに、前記第6 MOSトランジスタのゲート電極にリセット電圧が与えられたときに前記第6 MOSトランジスタを介してリセットされるキャバシタと、を設けても良い。このような構成によることによって、画素から出力される信号が、一旦キャバシタで積分された信号となるので、光源の変動成分や高周波のノイズがキャバシタで吸収されて除去される。更に、前記第6 MOSトランジスタのゲート電極にリセット電圧を与えることによって、前記第6 MOSトランジスタを介してキャバシタ内の電荷が放出されてリセットされる。

【0043】請求項25又は請求項26に記載の固体撮像装置において、請求項32に記載するように、前記画素に、前記画素が、第1電極が直流電圧に接続され、ゲート電極が前記第2 MOSトランジスタの第2電極に接続されるとともに、前記第2 MOSトランジスタの第2電極から出力される出力信号を増幅する第4 MOSトランジスタ設けた構成としても構わない。又、このような構成の固体撮像装置において、請求項33に記載するように、前記画素に、第1電極が前記第4 MOSトランジスタの第2電極に接続され、第2電極が出力信号線に接続され、ゲート電極が行選択線に接続された第5 MOSトランジスタを設けても構わない。

【0044】又、請求項32又は請求項33に記載の固体撮像装置において、請求項34に記載するように、前記画素に、前記第2 MOSトランジスタの第2電極に一端が接続され他端が直流電圧に接続されるとともに、前記第2 MOSトランジスタの第1電極にリセット電圧が与えられたときに前記第2 MOSトランジスタを介してリセットされるキャバシタを設けても良い。このような構成によることによって、画素から出力される信号が、一旦キャバシタで積分された信号となるので、光源の変動成分や高周波のノイズがキャバシタで吸収されて除去される。更に、前記第2 MOSトランジスタの第1電極にリセット電圧を与えることによって、前記第2 MOSトランジスタを介してキャバシタ内の電荷が放出されてリセットされる。

【0045】このような構成の固体撮像装置において、請求項3-5に記載するように、前記第2MOSトランジスタが前記第1MOSトランジスタと逆の極性のMOSトランジスタとしても構わない。

【0046】又、請求項3-6に記載するように、前記画素において、前記第2MOSトランジスタの第1電極が直流電圧に接続されるとともに、前記画素が、前記第2MOSトランジスタの第2電極に第1電極が接続され第2電極に直流電圧が接続された第6MOSトランジスタと、前記第2MOSトランジスタの第2電極に一端が接続され他端が直流電圧に接続されるとともに、前記第6MOSトランジスタのゲート電極にリセット電圧が与えられたときに前記第6MOSトランジスタを介してリセットされるキャバシタと、を設けても構わない。このような構成にすることによって、画素から出力される信号が、一旦キャバシタで積分された信号となるので、光源の変動成分や高周波のノイズがキャバシタで吸収されて除去される。更に、前記第6MOSトランジスタのゲート電極にリセット電圧を与えることによって、前記第6MOSトランジスタを介してキャバシタ内の電荷が放出されてリセットされる。

【0047】このような構成の固体撮像装置において、請求項3-7に記載するように、前記第2及び第6MOSトランジスタを前記第1MOSトランジスタと逆の極性のMOSトランジスタとしても構わない。

【0048】請求項3-8に記載の固体撮像装置は、請求項2-2～請求項3-7のいずれかに記載の固体撮像装置において、前記画素に対し前記出力信号線を介して接続された負荷抵抗又は定電流源を成すMOSトランジスタを備えていることを特徴とする。

【0049】

【発明の実施の形態】<画素構成の第1例>以下、本発明の固体撮像装置の各実施形態を図面を参照して説明する。図1は本発明の一実施形態である二次元のMOS型固体撮像装置の一部の構成を概略的に示している。同図において、G₁₁～G_{m n}は行列配置（マトリクス配置）された画素を示している。2は垂直走査回路であり、行（ライン）4-1、4-2、…、4-nを順次走査していく。3は水平走査回路であり、画素から出力信号線6-1、6-2、…、6-mに導出された光電変換信号を画素ごとに水平方向に順次読み出す。5は電源ラインである。各画素に対し、上記ライン4-1、4-2…、4-nや出力信号線6-1、6-2…、6-m、電源ライン5だけでなく、他のライン（例えば、クロックラインやバイアス供給ライン等）も接続されるが、図1ではこれらについて省略し、図2に示す第1の実施形態において示している。

【0050】出力信号線6-1、6-2、…、6-mごとにNチャネルのMOSトランジスタQ2が図示の如く1つずつ設けられている。出力信号線6-1を例に

とって説明すると、MOSトランジスタQ2のドレインは出力信号線6-1に接続され、ソースは最終的な信号線9に接続され、ゲートは水平走査回路3に接続されている。尚、後述するように各画素内にはスイッチ用のNチャネルの第5MOSトランジスタT5も設けられている。ここで、MOSトランジスタT5は行の選択を行うものであり、トランジスタQ2は列の選択を行うものである。

【0051】<第1の実施形態>図1に示した画素構成の第1例の各画素に適用される第1の実施形態について、図面を参照して説明する。図2は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。

【0052】図2において、pnフォトダイオードPDが感光部（光電変換部）を形成している。そのフォトダイオードPDのアノードは第1MOSトランジスタT1のドレインとゲート、第2MOSトランジスタT2のゲート、及び第3MOSトランジスタT3のドレインに接続されている。MOSトランジスタT2のソースは行選択用の第5MOSトランジスタのT5のドレインに接続されている。MOSトランジスタのソースは出力信号線6（この出力信号線6は図1の6-1、6-2、…、6-mに対応する）へ接続されている。尚、MOSトランジスタT1、T2、T3、T5は、NチャネルのMOSトランジスタでバックゲートが接地されている。

【0053】又、フォトダイオードPDのカソードには直流電圧V_{PD}が印加されるようになっている。一方、MOSトランジスタT1のソースには信号φV_{PS}が印加され、MOSトランジスタT2のソースには他端に信号φV_{PS}が印加されるキャバシタCの一端が接続される。MOSトランジスタT3のソースには直流電圧V_{RB}が印加されるとともに、そのゲートには信号φV_{RS}が入力される。MOSトランジスタT2のドレインには信号φDが入力される。又、MOSトランジスタT5のゲートには信号φVが入力される。尚、本実施形態において、信号φV_{PS}は、2値的に変化するものとし、MOSトランジスタT1、T2をサブレッショルド領域で動作させるための電圧をローレベルとし、直流電圧V_{PD}と略等しい電圧をハイレベルとする。

【0054】この実施形態において、信号φV_{PS}の電圧値を切り換えてMOSトランジスタT1のバイアスを変えることにより、単一の画素において出力信号線6に導出される出力信号をフォトダイオードPDが入射光に応じて出力する電気信号（以下、「光電流」という。）に對して自然対数的に変換させる場合と、線形的に変換させる場合とを実現することができる。以下、これらの各場合について説明する。

【0055】(1) 光電流を自然対数的に変換して出力する場合。

まず、信号φV_{PS}をローレベルとし、MOSトランジ

タT1, T2がサブスレッショルド領域で動作するよう
にバイアスされているときの動作について、図2及び
図3を用いて説明する。このとき、MOSトランジスタT
3のゲートには、ローレベルの信号 ϕV_{RS} が与えられる
ので、MOSトランジスタT3はOFFとなり、実質的に
存在しないことと等価になる。

【0056】ところで、フォトダイオードPDは、例え
ば、図3(a)のように、P型の半導体基板(以下、「P型基板」という。)10に、N型ウェル層11を形成
するとともに、そのN型ウェル層11にP型拡散層12
を設けることによって形成される。又、MOSトラン
ジスタT1は、P型基板10にN型拡散層13, 14を形
成し、且つ、そのN型拡散層13, 14間のチャンネ
ル上に順次、酸化膜15とポリシリコン層16を形成す
ることによって構成される。ここで、N型ウェル層11
がフォトダイオードPDのカソード側を形成するととも
に、P型拡散層12がアノード側を形成する。又、N型
拡散層13, 14が、それぞれMOSトランジスタT1
のドレン、ソースを形成するとともに、酸化膜15及び
ポリシリコン層16がそれぞれゲート絶縁膜とゲート
電極を形成する。このような構成のフォトダイオードP
D及びMOSトランジスタT1のポテンシャルは、信号
 ϕV_{PS} がローレベルのとき、図3(b)のようになる。

【0057】図2の回路において、フォトダイオードP
Dに光が入射すると光電流が発生し、MOSトランジ
スタのサブスレッショルド特性により、前記光電流を自然
対数的に変換した値の電圧がMOSトランジスタT1,
T2のゲートに発生する。この電圧により、MOSトラン
ジスタT2に電流が流れ、キャバシタCには前記光電
流の積分値を自然対数的に変換した値と同等の電荷が蓄
積される。つまり、キャバシタCとMOSトランジスタ
T2のソースとの接続ノードaに、前記光電流の積分値
を自然対数的に変換した値に比例した電圧が生じること
になる。ただし、このとき、MOSトランジスタT5は
OFFの状態であるとする。

【0058】次に、MOSトランジスタT5のゲートに
パルス信号 ϕV を与えて、MOSトランジスタT5をON
にすると、キャバシタCに蓄積された電荷が、出力電
流として出力信号線6に導出される。この出力信号線6
に導出される電流は前記光電流の積分値を自然対数的に
変換した値となる。このようにして入射光量の対数値に
比例した信号(出力電流)を読み出すことができる。
又、信号読み出し後、トランジスタT5をOFFする。
この後、トランジスタT5をOFFとするとともに信号
 ϕD をローレベルにしてトランジスタT2を通して信号
 ϕD の信号線路へキャバシタCに蓄積された電荷を放電
することによって、キャバシタC及び接続ノードaの電
位が初期化される。このような動作を所定の時間間隔で
繰り返すことにより、刻々と変化する被写体像を広いダ
イナミックレンジで連続的に撮像することができる。

尚、このように入射光量に対してその出力電流を自然対
数的に変換する場合、信号 ϕV_{RS} は、常にローレベルの
ままである。

【0059】(2) 光電流を線形的に変換して出力す
る場合。

次に、信号 ϕV_{PS} をハイレベルとしたときの動作につい
て説明する。このとき、フォトダイオードPD及びMO
SトランジスタT1のポテンシャルは、図3(c)のよ
うになる。よって、MOSトランジスタT1は実質的に
OFF状態となり、MOSトランジスタT1のソース・
ドレン間に電流が流れない。又、MOSトランジスタ
T3のゲートに与える信号 ϕV_{RS} をローレベルに保ち、
MOSトランジスタT3はOFFする。

【0060】そして、まず、MOSトランジスタT5を
OFFするとともに信号 ϕD をローレベル(信号 ϕV_{PS}
よりも低い電位)にするとキャバシタCの電荷がトラン
ジスタT2を通して信号 ϕD の信号線路へ放電され、そ
れによってキャバシタCをリセットして、接続ノードa
の電位を例えば直流電圧V_{PD}より低い電位に初期化す
る。この電位はキャバシタCによって保持される。その
後、 ϕD をハイレベル(直流電圧V_{PD}と同じ又は直流電
圧V_{PD}に近い電位)に戻す。このような状態において、
フォトダイオードPDに光が入射すると光電流が発生す
る。このとき、MOSトランジスタT1のバックゲート
とゲートとの間やフォトダイオードPDの接合容量など
でキャバシタを構成するので、光電流による電荷が主と
してMOSトランジスタT1, T2のゲートに蓄積され
る。よって、MOSトランジスタT1, T2のゲート電
圧が前記光電流を積分した値に比例した値になる。

【0061】今、接続ノードaの電位が直流電圧V_{PD}より
低いので、MOSトランジスタT2はONし、MOS
トランジスタT2のゲート電圧に応じたドレン電流が
MOSトランジスタT2を流れ、MOSトランジスタT
2のゲート電圧に比例した量の電荷がキャバシタCに蓄
積される。よって、接続ノードaの電位が前記光電流を
積分した値に比例した値になる。次に、MOSトラン
ジスタT5のゲートにパルス信号 ϕV を与えて、MOSト
ランジスタT5をONにすると、キャバシタCに蓄積さ
れた電荷が、出力電流として出力信号線6に導出され
る。この出力電流は前記光電流の積分値を線形的に変換
した値となる。

【0062】このようにして入射光量に比例した信号
(出力電流)を読み出すことができる。又、この後、ト
ランジスタT5をOFFとするとともに信号 ϕD をロー
レベルにしてトランジスタT2を通して信号 ϕD の信号
線路へ放電することによって、キャバシタC及び接続ノ
ードaの電位が初期化される。しかる後、MOSトラン
ジスタT3のゲートにハイレベルの信号 ϕV_{RS} を与える
ことで、MOSトランジスタT3をONとして、フォト
ダイオードPD、トランジスタT1のドレン電圧及び

トランジスタT1、T2のゲート電圧を初期化させる。このような動作を所定の時間間隔で繰り返すことにより、刻々と変化する被写体像をS/N比の良好な状態で連続的に撮像することができる。

【0063】このように、本実施形態においては、簡単な電位操作により、入射光量とは独立して、同一の画素で複数の出力特性を切り換えることが可能になる。即ち、各画素へ送る信号に基づいて、感光素子（フォトダイオードPD）の入射光量が同じであっても、任意に対数変換して出力する状態と、線形的に変換して出力する状態とを切り換えることができる。

【0064】尚、信号を対数変換して出力する状態から線形変換して出力する状態に切り換える際には、まずVPSの電位調整により出力の切り替えを行ってから、MOSトランジスタT3によるMOSトランジスタT1などのリセットを行うことが好ましい。一方、信号を線形変換して出力する状態から対数変換して出力する状態に切り換える際には、MOSトランジスタT3によるMOSトランジスタT1などのリセットは特に必要ない。これは、MOSトランジスタT1が完全なOFF状態ではないことに起因してMOSトランジスタT1に蓄積されたキャリアは逆極性のキャリアによってうち消されるためである。

【0065】又、各画素からの信号読み出しは電荷結合素子（CCD）を用いて行うようにしてもかまわない。この場合、図2のMOSトランジスタT5に相当するボテンシャルレベルを可変としたボテンシャルの障壁を設けることにより、CCDへの電荷読み出しを行えばよい。

【0066】<画素構成の第2例>図4は本発明の他の実施形態である二次元のMOS型固体撮像装置の一部の構成を概略的に示している。同図において、G11～Gm nは行列配置（マトリクス配置）された画素を示している。2は垂直走査回路であり、行（ライン）4-1、4-2、…、4-nを順次走査していく。3は水平走査回路であり、画素から出力信号線6-1、6-2、…、6-mに導出された光電変換信号を画素ごとに水平方向に順次読み出す。5は電源ラインである。各画素に対し、上記ライン4-1、4-2…、4-nや出力信号線6-1、6-2…、6-m、電源ライン5だけでなく、他のライン（例えば、クロックラインやバイアス供給ライン等）も接続されるが、図4ではこれらについて省略し、図6以降の各実施形態において示している。

【0067】出力信号線6-1、6-2、…、6-mごとにNチャネルのMOSトランジスタQ1、Q2が図示の如く1組ずつ設けられている。出力信号線6-1を例にとって説明すると、MOSトランジスタQ1のゲートは直流電圧線7に接続され、ドレインは出力信号線6-1に接続され、ソースは直流電圧VPS'のライン8

に接続されている。一方、MOSトランジスタQ2のドレインは出力信号線6-1に接続され、ソースは最終的な信号線9に接続され、ゲートは水平走査回路3に接続されている。

【0068】画素G11～Gm nには、後述するように、それらの画素で発生した光電荷に基づく信号を出力するNチャネルのMOSトランジスタTaが設けられている。MOSトランジスタTaと上記MOSトランジスタQ1との接続関係は図5(a)のようになる。このMOSトランジスタTaは、第2、第3、第6、第7、第11、及び第12の実施形態では、第4MOSトランジスタT4に、第4、第5、第8～第10、及び第13の実施形態では、第2MOSトランジスタT2に相当する。ここで、MOSトランジスタQ1のソースに接続される直流電圧VPS' と、MOSトランジスタTaのドレインに接続される直流電圧VPD' との関係は $V_{PD'} > V_{PS'}$ であり、直流電圧VPS' は例えばグランド電圧（接地）である。この回路構成は上段のMOSトランジスタTaのゲートに信号が入力され、下段のMOSトランジスタQ1のゲートには直流電圧DCが常時印加される。このため下段のMOSトランジスタQ1は抵抗又は定電流源と等価であり、図5(a)の回路はソースフォロワ型の増幅回路となっている。この場合、MOSトランジスタTaから増幅出力されるのは電流であると考えてよい。

【0069】MOSトランジスタQ2は水平走査回路3によって制御され、スイッチ素子として動作する。尚、後述するように図6以降の各実施形態の画素内にはスイッチ用のNチャネルの第5MOSトランジスタT5も設けられている。この第5MOSトランジスタT5も含めて表わすと、図5(a)の回路は正確には図5(b)のようになる。即ち、MOSトランジスタT5がMOSトランジスタQ1とMOSトランジスタTaとの間に挿入されている。ここで、MOSトランジスタT5は行の選択を行うものであり、トランジスタQ2は列の選択を行うものである。尚、図4および図5に示す構成は以下に説明する第2の実施形態～第13の実施形態に共通の構成である。

【0070】図5のように構成することにより信号のゲインを大きく出力することができる。従って、画素がダイナミックレンジ拡大のために感光素子から発生する光電流を自然対数的に変換しているような場合は、そのままでは出力信号が小さいが、本増幅回路により充分大きな信号に増幅されるため、後続の信号処理回路（図示せず）での処理が容易になる。また、増幅回路の負荷抵抗部分を構成するトランジスタQ1を画素内に設けずに、列方向に配置された複数の画素が接続される出力信号線6-1、6-2、…、6-mごとに設けることにより、負荷抵抗又は定電流源の数を低減でき、半導体チップ上で増幅回路が占める面積を少なくできる。

【0071】<第2の実施形態>図4に示した画素構成

の第2例の各画素に適用される第2の実施形態について、図面を参照して説明する。図6は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図2に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0072】図6に示すように、本実施形態では、図2に示す画素に、接続ノードaにゲートが接続され接続ノードaにかかる電圧に応じた電流増幅を行う第4MOSトランジスタT4と、このMOSトランジスタT4のソースにドレインが接続された行選択用の第5MOSトランジスタT5と、接続ノードaにドレインが接続されキャパシタC及び接続ノードaの電位の初期化を行う第6MOSトランジスタT6とが付加された構成となる。MOSトランジスタT5のソースは出力信号線6（この出力信号線6は図4の6-1、6-2、・・・、6-mに対応する）へ接続されている。尚、MOSトランジスタT4～T6も、MOSトランジスタT1～T3と同様に、NチャネルのMOSトランジスタでバックゲートが接地されている。

【0073】又、MOSトランジスタT2、T4のドレンには直流電圧V_{PD}が印加され、MOSトランジスタT5のゲートには信号 ϕV が入力される。又、MOSトランジスタT6のソースには直流電圧V_{RB2}が印加されるとともに、そのゲートには信号 ϕV_{RS2} が入力される。尚、本実施形態において、MOSトランジスタT1～T3及びキャパシタCは、第1の実施形態（図2）と同様の動作を行い、信号 ϕV_P の電圧値を切り換えてMOSトランジスタT1のバイアスを変えることにより、出力信号線6に導出される出力信号を光電流に対して自然対数的に変換させる場合と、線形的に変換させる場合とを実現することができる。以下これらの各場合における動作を説明する。

【0074】（1）光電流を自然対数的に変換して出力する場合。

まず、信号 ϕV_P をローレベルとし、MOSトランジスタT1、T2がサブレッシュルド領域で動作するようにバイアスされているときの動作について、説明する。このとき、MOSトランジスタT3のゲートには、第1の実施形態と同様にローレベルの信号 ϕV_{RS} が与えられるので、MOSトランジスタT3はOFFとなり、実質的に存在しないことと等価になる。

【0075】フォトダイオードPDに光が入射すると光電流が発生し、MOSトランジスタのサブレッシュルド特性により、前記光電流を自然対数的に変換した値の電圧がMOSトランジスタT1、T2のゲートに発生する。この電圧により、MOSトランジスタT2に電流が流れ、キャパシタCには前記光電流の積分値を自然対数的に変換した値と同等の電荷が蓄積される。つまり、キャパシタCとMOSトランジスタT2のソースとの接続

10

20

30

40

50

ノードaに、前記光電流の積分値を自然対数的に変換した値に比例した電圧が生じることになる。ただし、このとき、MOSトランジスタT5、T6はOFF状態である。

【0076】次に、MOSトランジスタT5のゲートにパルス信号 ϕV を与えて、MOSトランジスタT5をONにすると、MOSトランジスタT4のゲートにかかる電圧に比例した電流がMOSトランジスタT4、T5を通って出力信号線6に導出される。今、MOSトランジスタT4のゲートにかかる電圧は、接続ノードaにかかる電圧であるので、出力信号線6に導出される電流は前記光電流の積分値を自然対数的に変換した値となる。

【0077】このようにして入射光量の対数值に比例した信号（出力電流）を読み出すことができる。信号読み出し後はMOSトランジスタT5をOFFにするとともに、MOSトランジスタT6のゲートにハイレベルの信号 ϕV_{RS2} を与えることでMOSトランジスタT6をONとして、キャパシタC及び接続ノードaの電位を初期化させることができる。尚、このように入射光量に対してその出力電流を自然対数的に変換する場合、信号 ϕV_{RS} は、常にローレベルのままである。

【0078】（2）光電流を線形的に変換して出力する場合。

次に、信号 ϕV_P をハイレベルとしたときの動作について説明する。このとき、MOSトランジスタT3のゲートにローレベルの信号 ϕV_{RS} を与えて、MOSトランジスタT3はOFFとする。そして、まず、MOSトランジスタT6のゲートにハイレベルの信号 ϕV_{RS2} を与えて該MOSトランジスタT6をONすることによりキャパシタCをリセットとともに、接続ノードaの電位を直流電圧V_{PD}より低い電位V_{RB2}に初期化する。この電位はキャパシタCによって保持される。その後、信号 ϕV_{RS2} をローレベルとして、MOSトランジスタT6をOFFとする。このような状態において、フォトダイオードPDに光が入射すると光電流が発生する。このとき、MOSトランジスタT1のバックゲートとゲートとの間やフォトダイオードPDの接合容量でキャパシタを構成するので、光電流による電荷がMOSトランジスタT1のゲート及びドレインに蓄積される。よって、MOSトランジスタT1、T2のゲート電圧が前記光電流を積分した値に比例した値になる。

【0079】今、接続ノードaの電位が直流電圧V_{PD}よりも低いので、MOSトランジスタT2はONし、MOSトランジスタT2のゲート電圧に応じたドレイン電流がMOSトランジスタT2を流れ、MOSトランジスタT2のゲート電圧に比例した量の電荷がキャパシタCに蓄積される。よって、接続ノードaの電位が前記光電流を積分した値に比例した値になる。次に、MOSトランジスタT5のゲートにパルス信号 ϕV を与えて、MOSトランジスタT

4のゲートにかかる電圧に比例した電流がMOSトランジスタT4, T5を通って出力信号線6に導出される。MOSトランジスタT4のゲートにかかる電圧は、接続ノードaの電圧であるので、出力信号線6に導出される電流は前記光電流の積分値を線形的に変換した値となる。

【0080】このようにして入射光量に比例した信号（出力電流）を読み出すことができる。信号読み出し後は、まず、MOSトランジスタT5をOFFにするとともに、MOSトランジスタT3のゲートにハイレベルの信号 ϕV_{RS} を与えることで、MOSトランジスタT3をONとして、フォトダイオードPD、MOSトランジスタT1のドレイン電圧、及びMOSトランジスタT1, T2のゲート電圧を初期化させる。次に、MOSトランジスタT6のゲートにハイレベルの信号 ϕV_{RS2} を与えることでMOSトランジスタT6をONとして、キャバシタC及び接続ノードaの電位を初期化させる。

【0081】<第3の実施形態>第3の実施形態について、図面を参照して説明する。図7は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図6に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0082】図7に示すように、本実施形態では、MOSトランジスタT2のドレインに信号 ϕD を与えることによってキャバシタC及び接続ノードaの電位を初期化するようにし、それによってMOSトランジスタT6を削除した構成となっている。その他の構成は第2の実施形態（図6）と同一である。尚、信号 ϕD のハイレベル期間では、キャバシタCで積分が行なわれ、ローレベル期間では、キャバシタCの電荷がMOSトランジスタT2を通して放電され、キャバシタCの電圧及びMOSトランジスタT4のゲートは略クロック ϕD のローレベル電圧になる（リセット）。本実施形態では、MOSトランジスタT6を省略できる分、構成がシンプルになる。

【0083】この実施形態において、出力電流を光電流に対して自然対数的に変換させる場合は、MOSトランジスタT3をOFF状態に固定し、信号 ϕV_{PS} を直流電圧 V_{PD} よりも低い電圧にするとともに、信号 ϕD をハイレベル（例えば、直流電圧 V_{PD} と略等しい電圧）にして、光電流の積分値を自然対数的に変換した値と同等の電荷をキャバシタCに蓄積する。そして、所定のタイミングでMOSトランジスタT5をONにして、MOSトランジスタT4のゲートにかかる電圧に比例した電流をMOSトランジスタT4, T5を通して出力信号線6に導出する。

【0084】その後、MOSトランジスタT5をOFFするとともに信号 ϕD をローレベル（信号 ϕV_{PS} よりも低い電圧）にすると、キャバシタCの電荷がMOSトランジスタT2を通して信号 ϕD の信号線路へ放電され、

それによって、キャバシタC及び接続ノードaの電圧が初期化される。

【0085】これに対して、出力電流を光電流に対して線形的に変換させる場合は、まず、MOSトランジスタT3をOFFにして、信号 ϕV_{PS} の電圧を直流電圧 V_{PD} と略等しくするとともに信号 ϕD をハイレベルにする。これに先だって、MOSトランジスタT2を用いた初期化動作を行うことによって、第2の実施形態と同様に接続ノードaの直流電圧 V_{PD} より低い電圧となっている。このような状態で、光電流の積分値を線形的に変換した値と同等の電荷をキャバシタCに蓄積する。そして、所定のタイミングでMOSトランジスタT5をONにして、MOSトランジスタT4のゲートにかかる電圧に比例した電流をMOSトランジスタT4, T5を通して出力信号線6に導出する。

【0086】その後、まず、信号 ϕD をローレベルにしてキャバシタCの電荷をMOSトランジスタT2を通して信号 ϕD の信号線路に放電して、接続ノードaの電圧を信号 ϕV_{PS} の電圧より低い電圧に初期化する。続いて、MOSトランジスタT3をONして、フォトダイオードPD、MOSトランジスタT1のドレイン電圧、及びMOSトランジスタT1, T2のゲート電圧を初期化する。

【0087】<第4の実施形態>第4の実施形態について、図面を参照して説明する。図8は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図7に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0088】図8に示すように、本実施形態では、MOSトランジスタT2のドレインに直流電圧 V_{PD} が印加されるとともに、キャバシタC及びMOSトランジスタT4を削除した構成となっている。その他の構成は第3の実施形態（図7）と同一である。

【0089】このような構成の回路において、第3の実施形態と同様に、信号 ϕV_{PS} の電圧値を切り換えてMOSトランジスタT1のバイアスを変えることにより、出力信号線6に導出される出力信号を光電流に対して自然対数的に変換させる場合と、線形的に変換させる場合とを実現することができる。

【0090】このように信号 ϕV_{PS} の電圧値を切り換えてMOSトランジスタT2のゲート電圧をフォトダイオードPDで発生する光電流に対して自然対数的に、又は、線形的に変化させることによって、前記光電流に対して自然対数的に、又は、線形的に比例した値のドレン電流がMOSトランジスタT2を流れる。そして、MOSトランジスタT5のゲートに信号 ϕV を与えてONとすると、前記光電流に対して自然対数的に、又は、線形的に比例した値のドレン電流が、MOSトランジスタT5を通して出力信号線6に導出される。このとき、

MOSトランジスタT2及びMOSトランジスタQ1(図4)の導通時抵抗とそれらを流れる電流によって決まるMOSトランジスタQ1のドレイン電圧が、信号として出力信号線6に現れる。このようにして信号が読み出された後、MOSトランジスタT5がOFFになる。入射光量に対して線形的に比例した信号が読み出された場合、この信号を読み出した後、MOSトランジスタT3をONにして、フォトダイオードPD、MOSトランジスタT1のドレイン電圧、及びMOSトランジスタT1、T2のゲート電圧を初期化する。

【0091】尚、本実施形態では上記第3の実施形態のように、光信号をキャバシタCで一旦積分することを行わないで、積分時間が不要となり、又、キャバシタCのリセットも不要であるので、その分信号処理の高速化が図れる。又、本実施形態では、第3の実施形態に比し、キャバシタC及びMOSトランジスタT4を省略できる分、構成が更にシンプルになり画素サイズを小さくすることができる。

【0092】<第5の実施形態>第5の実施形態について、図面を参照して説明する。図9は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図8に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0093】図9に示すように、本実施形態では、フォトダイオードPDのカソードに信号 ϕ V_{PD}が入力され、MOSトランジスタT1のソースに直流電圧V_{PS}が印加されるとともに、MOSトランジスタT2のドレインに直流電圧V_{DD}が印加される。その他の構成は第4の実施形態(図8)と同一である。

【0094】このような構造の画素において、フォトダイオードPDのカソードに与える信号 ϕ V_{PD}を直流電圧V_{PS}より高いハイレベルにして、MOSトランジスタT1、T2をサブスレッショルド領域で動作させる。このとき、MOSトランジスタT5をONにすると、入射光量の対数値に比例した信号(出力電流)を読み出すことができる。又、フォトダイオードPDのカソードに与える信号 ϕ V_{PD}を直流電圧V_{PS}と同等のローレベルにして、MOSトランジスタT5をONにすると、入射光量に比例した信号を読み出すことができる。

【0095】このように、本実施形態は、第4の実施形態の直流電圧V_{PD}を信号 ϕ V_{PD}に、信号 ϕ V_{PS}を直流電圧V_{PS}に変更したものである。よって、上記したように、出力電流を入射光量に対して自然対数的に変換する場合と線形的に変換する場合と切り換えるために、第4の実施形態で信号 ϕ V_{PS}のレベルを切り換える代わりに、本実施形態では信号 ϕ V_{PD}を切り換える。それ以外の動作については、第4の実施形態における動作と同様である。

【0096】<第6の実施形態>第6の実施形態につい

て、図面を参照して説明する。図10は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。又、図11は、画素内のMOSトランジスタT1とフォトダイオードPDの構成を示す断面図と、MOSトランジスタT1のソース、ゲート、ドレインそれぞれのポテンシャルを示す図である。尚、図7に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0097】図10に示すように、本実施形態では、第3の実施形態(図7)のようにMOSトランジスタT1のドレインとゲートを接続せずに、ソースとゲートを接続するようしている。第3の実施形態における画素の構造をこのように変更した画素の動作について、図10及び図11を使用して説明する。

【0098】ところで、フォトダイオードPDは、例えば、図11(a)のように、P型基板10に、N型ウェル層11を形成するとともに、そのN型ウェル層11にP型拡散層12を設けることによって形成される。又、MOSトランジスタT1は、P型基板10にN型拡散層13、14を形成し、且つ、そのN型拡散層13、14間にチャンネル上に順次、酸化膜15とポリシリコン層16を形成することによって構成される。ここで、N型ウェル層11がフォトダイオードPDのカソード側を形成するとともに、P型拡散層12がアノード側を形成する。又、N型拡散層13、14が、それぞれMOSトランジスタT1のドレイン、ソースを形成するとともに、酸化膜15及びポリシリコン層16がそれぞれゲート絶縁膜とゲート電極を形成する。

【0099】(1) 光電流を自然対数的に変換して出力する場合。

まず、信号 ϕ V_{PS}を直流電圧V_{PD}に対して十分低い電圧となるローレベルとしたときの動作について説明する。このようにすることによって、MOSトランジスタT1のソース・ドレイン間の電圧差を大きくして、図11(b)のようにゲート・ソース間に発生する電圧をスレッショルド電圧V_{TH}より小さくする。このようにすることによって、MOSトランジスタT1がサブスレッショルド領域で動作するようにバイアスされているときと同様の状態となる。そのため、フォトダイオードPDに光が入射して光電流が発生すると、MOSトランジスタのサブスレッショルド特性により、第1の実施形態で説明したように、前記光電流を自然対数的に変換した値の電圧がMOSトランジスタT1の第1電極(ここではドレン)に発生する。

【0100】その後の動作は、第3の実施形態(図7)と同様の動作を行う。即ち、キャバシタCに前記光電流を自然対数的に変換した値と同等の電荷が蓄積される。このとき、MOSトランジスタT5をONにすると、キャバシタCへ蓄積された電荷に比例した電流がMOSトランジスタT4、T5を通り、出力信号線6へ導出され

る。このようにして、入射光量の対数値に比例した信号（出力電流）を読み出すことができる。その後、MOSトランジスタT5をOFFするとともに、信号 ϕ Dをローレベルにし、キャバシタCの電荷をMOSトランジスタT2を通して信号 ϕ Dの信号線路に放電して、キャバシタC及び接続ノードaの電圧を初期化する。又、このように入射光量に対してその出力電流を自然対数的に変換する場合、信号 ϕ VRSは、常にローレベルのままであり、MOSトランジスタT3はOFFとなっている。

【0101】(2) 光電流を線形的に変換して出力する場合。

次に、信号 ϕ VPSを直流電圧V_{PD}より若干低い電位となるハイレベルとしたときの動作について説明する。このとき、MOSトランジスタT1において、ソース、ゲート、ドレインのポテンシャルの関係は、図11(c)のようになり、MOSトランジスタT1は実質的にカットオフ状態となる。よって、MOSトランジスタT1のソース・ドレイン間に電流が流れない。又、MOSトランジスタT3のゲートにローレベルの信号 ϕ V_{RS}を与えて、MOSトランジスタT3はOFFとする。

【0102】そして、まず、MOSトランジスタT2のドレインにローレベルの信号 ϕ Dを与えることによって、第3の実施形態（図7）と同様に、キャバシタCをリセットするとともに、接続ノードaの電位を直流電圧V_{PD}より低い電位にする。その後、信号 ϕ Dをハイレベルとする。その後の動作については、第3の実施形態と同様の動作を行う。即ち、フォトダイオードPDに光が入射して光電流が発生すると、MOSトランジスタT1のバックゲートとゲートとの間やフォトダイオードPDの接合容量でキャバシタを構成するので、光電流による電荷が主としてMOSトランジスタT1, T2のゲートに蓄積される。よって、MOSトランジスタT1, T2のゲート電圧が前記光電流を積分した値に比例した値になる。

【0103】今、接続ノードaの電位が直流電圧V_{PD}より低いので、MOSトランジスタT2がONし、MOSトランジスタT2のゲート電圧に応じたドレイン電流がMOSトランジスタT2を流れ、MOSトランジスタT2のゲート電圧に比例した量の電荷がキャバシタCに蓄積される。よって、接続ノードaの電位が前記光電流を積分した値に比例した値になる。このとき、MOSトランジスタT5のゲートにパルス信号 ϕ Vを与えて、MOSトランジスタT5をONにすると、MOSトランジスタT4のゲートにかかる電圧に比例した電流がMOSトランジスタT4, T5を通って出力信号線6に導出される。

【0104】このようにして入射光量に比例した信号（出力電流）を画素から読み出すことができる。信号読み出し後は、まず、MOSトランジスタT5をOFFにするとともに、MOSトランジスタT3のゲートにハイ

レベルの信号 ϕ VRSを与えることで、MOSトランジスタT3をONとして、フォトダイオードPD、MOSトランジスタT1のドレイン電圧、及びMOSトランジスタT2のゲート電圧を初期化させる。次に、MOSトランジスタT2のドレインにローレベルの信号 ϕ Dを与えることでMOSトランジスタT2を通してキャバシタCの電荷を放電して、キャバシタC及び接続ノードaの電位を初期化させる。

【0105】<第7の実施形態>第7の実施形態について、図面を参照して説明する。図12は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図10に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0106】図12に示すように、本実施形態では、MOSトランジスタT1のゲートに直流電圧V_{RG}が印加される。このとき、予め直流電圧V_{RG}を信号 ϕ VPSよりも若干高くするなどして調整することによって、MOSトランジスタT1のソースとフォトダイオードPDのカソードとの間の電圧差を小さくする。このようにすることによって、MOSトランジスタT1をサブスレッショルド領域で動作させる場合、信号 ϕ VPSの電圧を第6の実施形態のように直流電圧V_{PD}に比べて極端に低くしなくても、MOSトランジスタT1のポテンシャルが先の図11(b)で説明したときのものと同様の状態になる。よって、第6の実施形態と比べて、信号 ϕ VPSがハイレベルであるときの電圧とローレベルのときの電圧の差が小さくなる。尚、本実施形態において、入射光量又は入射光量の対数値に比例した信号（出力電流）を出力するときの動作は、第6の実施形態（図10）と同様であるので、詳細な説明は省略する。

【0107】<第8の実施形態>第8の実施形態について、図面を参照して説明する。図13は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図10に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0108】図13に示すように、本実施形態では、MOSトランジスタT2のドレインに直流電圧V_{PD}が印加されるとともに、キャバシタC及びMOSトランジスタT4を削除した構成となっている。その他の構成は第6の実施形態（図10）と同一である。

【0109】このように、本実施形態の構成と第6の実施形態の構成との関係は、第4の実施形態の構成（図8）と第3の実施形態の構成（図7）との関係と同一である。よって、フォトダイオードPD及びMOSトランジスタT1～T3において、第6の実施形態におけるフォトダイオードPD及びMOSトランジスタT1～T3と同様の動作を行い、又、MOSトランジスタT3, T5において、第4の実施形態におけるMOSトランジス

タT3, T5と同様の動作を行う。

【0110】<第9の実施形態>第9の実施形態について、図面を参照して説明する。図14は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図13に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0111】図14に示すように、フォトダイオードPDのカソードに信号 ϕV_{PD} が入力され、MOSトランジスタT1のソースに直流電圧 V_{PS} が印加されるとともに、MOSトランジスタT2のドレインに直流電圧 V_{DD} が印加される。又、本実施形態の構成と第8の実施形態(図13)の構成との関係は、第5の実施形態の構成(図9)と第4の実施形態の構成(図8)との関係と同一である。よって、フォトダイオードPDのカソードに与える信号 ϕV_{PD} を直流電圧 V_{PS} より十分高いハイレベルにして、MOSトランジスタT1, T2をサブスレッショルド領域で動作させる。このとき、MOSトランジスタT5をONにすると、入射光量の対数値に比例した信号(出力電流)を読み出すことができる。又、フォトダイオードPDのカソードに与える信号 ϕV_{PD} を直流電圧 V_{PS} より若干高い電位となるローレベルにして、MOSトランジスタT1のゲート及びドレインに電荷を蓄積させる。このとき、MOSトランジスタT5をONにすると、入射光量に比例した信号を読み出すことができる。

【0112】<第10の実施形態>第10の実施形態について、図面を参照して説明する。図15は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図12に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0113】図15に示すように、本実施形態では、MOSトランジスタT2のドレインに直流電圧 V_{PD} が印加されるとともに、キャバシタC及びMOSトランジスタT4を削除した構成となっている。その他の構成は第7の実施形態(図12)と同一である。

【0114】このように、本実施形態の構成と第7の実施形態の構成との関係は、第4の実施形態の構成(図8)と第3の実施形態の構成(図7)との関係と同一である。よって、フォトダイオードPD及びMOSトランジスタT1～T3において、第7の実施形態におけるフォトダイオードPD及びMOSトランジスタT1～T3と同様の動作を行い、又、MOSトランジスタT3, T5において、第4の実施形態におけるMOSトランジスタT3, T5と同様の動作を行う。

【0115】<第11の実施形態>第11の実施形態について、図面を参照して説明する。図30は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図6に示す画素と同様の目的で使

用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0116】図30に示すように、本実施形態では、画素の出力側を構成するMOSトランジスタT2, T4, T5, T6及びキャバシタCが、図6の画素と同様の構成をしている。このような図30の画素において、フォトダイオードPDのアノード及びキャバシタCの一端に直流電圧 V_{PS} が印加され、MOSトランジスタT1のドレインに信号 ϕV_{PD} が与えられるとともにそのソースがMOSトランジスタT2のゲートに接続される。又、MOSトランジスタT1のソースにドレインが接続されるとともにフォトダイオードPDのカソードにソースが接続された第7MOSトランジスタT7が設けられる。更に、MOSトランジスタT1のゲートには信号 ϕV_{PG} が与えられ、MOSトランジスタT7のゲートには信号 ϕS が与えられる。

【0117】(1) 光電流を自然対数的に変換して出力する場合。

このとき、MOSトランジスタT1をサブスレッショルド領域で動作させるための電圧を第1電圧とし、MOSトランジスタT1の閾値のバラツキを検出するために、直流電圧 V_{PS} に略等しい値となる電圧を第2電圧とする。

【0118】(1-a) 撮像動作

信号 ϕV_{PD} を第1電圧として、MOSトランジスタT1をサブスレッショルド領域で動作させるとともに、MOSトランジスタT7のゲートに与えられる信号 ϕS をハイレベルにし、MOSトランジスタT7をONの状態にする。このとき、フォトダイオードPDに光が入射すると光電流が発生し、MOSトランジスタのサブスレッショルド特性により、光電流を自然対数的に変換した値の電圧がMOSトランジスタT1のソース及びMOSトランジスタT2のゲートに発生する。尚、このとき、フォトダイオードPDで発生した負の光電荷がMOSトランジスタT1のソースに流れ込むため、強い光が入射されるほどMOSトランジスタT1のソース電圧が低くなる。

【0119】このようにして光電流に対して自然対数的に変化した電圧がMOSトランジスタT2のゲートに現れると、まず、MOSトランジスタT6のゲートにハイレベルの信号 ϕV_{RS2} を与えてMOSトランジスタT6をONにして、キャバシタC及び接続ノードaの電圧をリセットする。このとき、接続ノードaの電圧をMOSトランジスタT2が動作できるようにMOSトランジスタT2のゲート電圧により決定される表面ボテンシャルより低い電圧になるようにリセットする。次に、信号 ϕV_{RS2} をローレベルにしてMOSトランジスタT6をOFFにした後、信号 ϕV をハイレベルにしてMOSトランジスタT5をONにする。

【0120】このとき、接続ノードaの電圧がMOSト

ランジスタT6によってリセットされることで、MOSトランジスタT2が動作を行い、MOSトランジスタT2のゲート電圧によって決定される表面ボテンシャルをサンプルした電圧がMOSトランジスタT4のゲートに与えられる。よって、MOSトランジスタT4のゲート電圧が入射光量を対数変換した値に比例した値となるため、MOSトランジスタT5をONにしたとき、前記光電流を自然対数的に変換した値となる電流が、MOSトランジスタT4, T5を介して出力信号線6に導出される。このようにして入射光量の対数値に比例した信号(出力電流)を読み出すと、MOSトランジスタT5をOFFにする。

【0121】(1-b) 感度のバラツキ検出

各画素の感度のバラツキを検出するときの、各信号のタイミングチャートを図31に示す。上記のように、パルス信号 ϕ V_{RS2}がMOSトランジスタT6のゲートに与えられて接続ノードaの電圧がリセットされた後、パルス信号 ϕ VがMOSトランジスタT5のゲートに与えられて、出力信号が読み出されると、まず、信号 ϕ Sをローレベルにして、MOSトランジスタT7をOFFにする。そして、信号 ϕ V_{PD}を第2電圧にして、MOSトランジスタT1のドレイン・ソース間に負の電荷を蓄積させる。

【0122】次に、信号 ϕ V_{PD}を第1電圧に戻すと、この蓄積された負の電荷が信号 ϕ V_{PD}の信号線に流れ出して、MOSトランジスタT1のソースに負の電荷が蓄積された状態になる。この負の電荷の蓄積量は、ゲート・ソース間の閾値電圧によって決まる。このように、MOSトランジスタT1のソースに負の電荷が蓄積されると、MOSトランジスタT6のゲートにパルス信号 ϕ V_{RS2}を与えて、接続ノードaの電圧をリセットした後、MOSトランジスタT5のゲートにパルス信号 ϕ Vを与えて出力信号を読み出す。

【0123】このとき、読み出された出力信号は、MOSトランジスタT1の閾値電圧に応じた値となるため、これにより、各画素の感度のバラツキを検出することができる。そして、最後に、撮像動作を行えるように、信号 ϕ SをハイレベルにしてMOSトランジスタT7をONにする。このように検出した感度のバラツキ検出を行って得られる信号を補正データとしてラインメモリなどのメモリに記憶し、各画素毎に、実際の撮像時の出力信号をこの補正データを用いて補正することによって、出力信号から画素のバラツキによる成分を取り除くことができる。

【0124】(2) 光電流を線形的に変換して出力する場合。

このとき、信号 ϕ V_{PD}の電圧は、MOSトランジスタT2の動作点となる電圧である第3電圧とする(MOSトランジスタT2が正しく作動するように回路構成が最適化されていれば、信号 ϕ V_{PD}の電圧を先の第1電圧とす

ることも可能である。)。又、このとき、信号 ϕ Sは常にハイレベルで、信号 ϕ Sがゲートに与えられるMOSトランジスタT7は、常にON状態である。このようにすることによって、MOSトランジスタT1が図29のリセット用のMOSトランジスタに、MOSトランジスタT2が図29の信号増幅用のMOSトランジスタに相当した構成になる。

【0125】(2-a) 撮像動作

まず、信号 ϕ V_{PG}をローレベルにして、リセット用のMOSトランジスタT1をOFFの状態にする。このように、リセット用のMOSトランジスタT1をOFFになると、フォトダイオードPDに光電流が流れることによって、MOSトランジスタT2のゲート電圧が変化する。即ち、フォトダイオードPDより負の光電荷がMOSトランジスタT2のゲートに与えられ、MOSトランジスタT2のゲート電圧が、光電流に対して線形的に変化した値になる。尚、このとき、フォトダイオードPDで発生した負の光電荷がMOSトランジスタT2のゲートに流れ込むため、強い光が入射されるほどMOSトランジスタT2のゲート電圧が低くなる。

【0126】このようにして光電流に対して線形的に変化した電圧がMOSトランジスタT2のゲートに現れると、まず、MOSトランジスタT6のゲートにハイレベルの信号 ϕ V_{RS2}を与えてMOSトランジスタT6をONにして、キャバシタC及び接続ノードaの電圧をリセットする。このとき、接続ノードaの電圧をMOSトランジスタT2が動作できるようにMOSトランジスタT2のゲート電圧で決定される表面ボテンシャルより低い電圧になるようにリセットする。次に、信号 ϕ V_{RS2}をローレベルにしてMOSトランジスタT6をOFFにした後、信号 ϕ VをハイレベルにしてMOSトランジスタT5をONにする。

【0127】このとき、接続ノードaの電圧がMOSトランジスタT6によってリセットされることで、MOSトランジスタT2が動作を行い、MOSトランジスタT2のゲート電圧によって決定される表面ボテンシャルをサンプルした電圧がMOSトランジスタT4のゲートに与えられる。よって、MOSトランジスタT4のゲート電圧が入射光量を積分した値に比例した値となるため、MOSトランジスタT5をONにしたとき、前記光電流を線形的に変換した値となる電流が、MOSトランジスタT4, T5を介して出力信号線6に導出される。このようにして入射光量の値に比例した信号(出力電流)を読み出すと、MOSトランジスタT5をOFFにする。

【0128】(2-b) リセット動作

各画素のリセットを行うときの、各信号のタイミングチャートを図32に示す。上記のように、パルス信号 ϕ V_{RS2}がMOSトランジスタT6のゲートに与えられて接続ノードaの電圧がリセットされた後、パルス信号 ϕ VがMOSトランジスタT5のゲートに与えられて、出力

信号が読み出されると、まず、信号 ϕVPG をハイレベルにして、MOSトランジスタT1をONにする。このようにMOSトランジスタT1がONになると、MOSトランジスタT2のゲートに第3電圧が与えられ、MOSトランジスタT2のゲート電圧がリセットされる。そして、信号 ϕVPG を再びローレベルにして、MOSトランジスタT1をOFFにする。

【0129】次に、MOSトランジスタT6のゲートにパルス信号 $\phi VR2$ を与えて、接続ノードaの電圧をリセットした後、MOSトランジスタT5のゲートにパルス信号 ϕV を与えて出力信号を読み出す。このとき、出力信号は、MOSトランジスタT2のゲート電圧に応じた値となり、初期化されたときの出力信号として読み出される。そして、出力信号が読み出されると、再び上記した撮像動作が行われる。

【0130】このように初期化されたときの信号を補正データとしてラインメモリなどのメモリに記憶し、各画素毎に、実際の撮像時の出力信号をこの補正データを用いて補正することによって、出力信号から画素のバラツキによる成分を取り除くことができる。尚、第3の実施形態(図7)のように、MOSトランジスタT2のドレインにパルス信号(例えば、 $\phi VPD'$)を与えるような構造にして、この信号 $\phi VPD'$ によって、MOSトランジスタT2より接続ノードaの電圧をリセットできるようにして、図30の構成の画素からMOSトランジスタT6を省略した構成にしても構わない。

【0131】<第12の実施形態>第12の実施形態について、図面を参照して説明する。図33は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図30に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0132】図33に示すように、本実施形態では、図30の画素におけるMOSトランジスタT2、T6をPチャネルのMOSトランジスタとし、MOSトランジスタT2のドレインに直流電圧VPSが印加されるとともに、このMOSトランジスタT2のソースに一端が接続されたキャバシタCの他端に直流電圧VPDが印加される。又、MOSトランジスタT6のドレインに直流電圧VRB2が印加され、そのソースにMOSトランジスタT4のゲートが接続される。その他の構成については、図30の画素の構成と同様である。尚、MOSトランジスタT6のソースに印加される直流電圧VRB2は、VPSよりも高い電圧である。

【0133】(1) 光電流を自然対数的に変換して出力する場合。

このとき、第11の実施形態と同様に、MOSトランジスタT1をサブスレッショルド領域で動作させるための電圧を第1電圧とし、MOSトランジスタT1の閾値のバラツキを検出するために、直流電圧VPSに略等しい値

となる電圧を第2電圧とする。

【0134】(1-a) 撮像動作

信号 ϕVPD を第1電圧として、MOSトランジスタT1をサブスレッショルド領域で動作させるとともに、MOSトランジスタT7のゲートに与えられる信号 ϕS をハイレベルにし、MOSトランジスタT7をONの状態にする。尚、キャバシタC及び接続ノードaの電圧が、MOSトランジスタT6によってリセットされているものとする。このとき、フォトダイオードPDに光が入射すると光電流が発生し、MOSトランジスタのサブスレッショルド特性により、光電流を自然対数的に変換した値の電圧がMOSトランジスタT1のソース及びMOSトランジスタT2のゲートに発生する。尚、このとき、フォトダイオードPDで発生した負の光電荷がMOSトランジスタT1のソースに流れ込むため、強い光が入射されるほどMOSトランジスタT1のソース電圧が低くなる。

【0135】このようにして光電流に対して自然対数的に変化した電圧がMOSトランジスタT2のゲートに現れると、接続ノードaがリセットされてMOSトランジスタT2のゲート電圧により決定される表面ボテンシャルより高い電圧になっているので、キャバシタCから正の電荷がMOSトランジスタT2を介して流れる。このとき、MOSトランジスタT2のゲート電圧によって、キャバシタCから流れる正の電荷量が決定される。即ち、強い光が入射されてMOSトランジスタT1のソース電圧が低くなるときほど、キャバシタCから流れる正の電荷量が多い。

【0136】このようにしてキャバシタCから正の電荷が流れ、接続ノードaの電圧が入射光量の積分値を対数変換した値に比例した値となる。そして、パルス信号 ϕV を与えてMOSトランジスタT5をONにしたとき、前記光電流の積分値を自然対数的に変換した値となる電流が、MOSトランジスタT4、T5を介して出力信号線6に導出される。このようにして入射光量の対数値に比例した信号(出力電流)を読み出すと、MOSトランジスタT5をOFFにする。

【0137】(1-b) 感度のバラツキ検出

各画素の感度のバラツキを検出するときの、各信号のタイミングチャートを図34に示す。上記のように、パルス信号 ϕV がMOSトランジスタT5のゲートに与えられて、出力信号が読み出されると、第11の実施形態(図31)と同様に、まず、信号 ϕS をローレベルにして、MOSトランジスタT7をOFFにする。そして、信号 ϕVPD を第2電圧にして、MOSトランジスタT1のドレイン・ソース間に負の電荷を蓄積させる。

【0138】次に、信号 ϕVPD を第1電圧に戻すと、この蓄積された負の電荷が信号 ϕVPD の信号線に流れ出して、MOSトランジスタT1のソースに負の電荷が蓄積された状態になる。この負の電荷の蓄積量は、ゲート・

ソース間の閾値電圧によって決まる。このように、MOSトランジスタT1のソースに負の電荷が蓄積されると、MOSトランジスタT6のゲートにパルス信号 ϕV_{RS2} を与えて、接続ノードaの電圧をリセットした後、MOSトランジスタT5のゲートにパルス信号 ϕV を与えて出力信号を読み出す。尚、MOSトランジスタT6のゲートに与えるパルス信号 ϕV_{RS2} は、ローレベルのパルス信号である。

【0139】このとき、読み出された出力信号は、MOSトランジスタT1の閾値電圧に応じた値となるため、これにより、各画素の感度のバラツキを検出することができる。そして、最後に、撮像動作を行えるように、信号 ϕS をハイレベルにしてMOSトランジスタT7をONにした後、MOSトランジスタT6のゲートにパルス信号 ϕV_{RS2} を与えて接続ノードaの電圧をリセットする。このように検出した感度のバラツキ検出を行って得られる信号を補正データとしてラインメモリなどのメモリに記憶し、各画素毎に、実際の撮像時の出力信号をこの補正データを用いて補正することによって、出力信号から画素のバラツキによる成分を取り除くことができる。

【0140】(2) 光電流を線形的に変換して出力する場合。

このとき、第11の実施形態と同様に、信号 ϕV_{PD} の電圧は、MOSトランジスタT2の動作点となる電圧である第3電圧とする。又、このとき、信号 ϕS は常にハイレベルで、信号 ϕS がゲートに与えられるMOSトランジスタT7は、常にON状態である。このようにすることによって、MOSトランジスタT1が図29のリセット用のMOSトランジスタに、MOSトランジスタT2が図29の信号増幅用のMOSトランジスタに相当した構成になる。

【0141】(2-a) 撮像動作

まず、第11の実施形態と同様に、信号 ϕV_{PG} をローレベルにして、リセット用のMOSトランジスタT1をOFFの状態にする。尚、キャバシタC及び接続ノードaの電圧が、MOSトランジスタT6によってリセットされているものとする。このように、リセット用のMOSトランジスタT1をOFFにすると、フォトダイオードPDに光電流が流れることによって、MOSトランジスタT2のゲート電圧が変化する。即ち、フォトダイオードPDより負の光電荷がMOSトランジスタT2のゲートに与えられ、MOSトランジスタT2のゲート電圧が、光電流に対して線形的に変化した値になる。尚、このとき、フォトダイオードPDで発生した負の光電荷がMOSトランジスタT2のゲートに流れ込むため、強い光が入射されるほどMOSトランジスタT2のゲート電圧が低くなる。

【0142】このようにして光電流に対して線形的に変化した電圧がMOSトランジスタT2のゲートに現れる

と、接続ノードaがリセットされてMOSトランジスタT2のゲート電圧により決定される表面ボテンシャルよりも高い電圧になっているので、キャバシタCから正の電荷がMOSトランジスタT2を介して流れる。このとき、MOSトランジスタT2のゲート電圧によって、キャバシタCから流れる正の電荷量が決定される。即ち、強い光が入射されてMOSトランジスタT2のゲート電圧が低くなるほど、キャバシタCから流れる正の電荷量が多い。

【0143】このようにしてキャバシタCから正の電荷が流れ、接続ノードaの電圧が入射光量の積分値に比例した値となる。そして、パルス信号 ϕV を与えてMOSトランジスタT5をONにしたとき、前記光電流の積分値を線形的に変換した値となる電流が、MOSトランジスタT4、T5を介して出力信号線6に導出される。このようにして入射光量の積分値に比例した信号(出力電流)を読み出すと、MOSトランジスタT5をOFFにする。

【0144】(2-b) リセット動作

20 各画素のリセットを行うときの、各信号のタイミングチャートを図35に示す。上記のように、パルス信号 ϕV がMOSトランジスタT5のゲートに与えられて、出力信号が読み出されると、まず、信号 ϕV_{PG} をハイレベルにして、MOSトランジスタT1をONにする。このようにMOSトランジスタT1がONになると、MOSトランジスタT2のゲートに第3電圧が与えられ、MOSトランジスタT2のゲート電圧がリセットされる。そして、信号 ϕV_{PG} を再びローレベルにして、MOSトランジスタT1をOFFにする。

30 【0145】次に、MOSトランジスタT6のゲートにパルス信号 ϕV_{RS2} を与えて、接続ノードaの電圧をリセットした後、MOSトランジスタT5のゲートにパルス信号 ϕV を与えて出力信号を読み出す。このとき、出力信号は、MOSトランジスタT2のゲート電圧に応じた値となり、初期化されたときの出力信号として読み出される。そして、出力信号が読み出されると、もう一度MOSトランジスタT6のゲートにパルス信号 ϕV_{RS2} を与えて、接続ノードaの電圧をリセットした後、再び上記した撮像動作が行われる。尚、パルス信号 ϕV_{RS2} は、ローレベルのパルス信号である。

40 【0146】このように初期化されたときの信号を補正データとしてラインメモリなどのメモリに記憶し、各画素毎に、実際の撮像時の出力信号をこの補正データを用いて補正することによって、出力信号から画素のバラツキによる成分を取り除くことができる。尚、第3の実施形態(図7)のように、MOSトランジスタT2のドレンにパルス信号(例えば、 ϕV_{PS})を与えるような構造にして、この信号 ϕV_{PS} によって、MOSトランジスタT2より接続ノードaの電圧をリセットできるようにすることで、図33の構成の画素からMOSトランジ

タT6を省略した構成にしても構わない。尚、この場合は、MOSトランジスタT2のドレインに与えるパルス信号 ϕV_{PS} をフォトダイオードPDのアノードに印加する直流電圧 V_{PS} とは異なる電源線から供給するようにする。

【0147】<第13の実施形態>第13の実施形態について、図面を参照して説明する。図36は、本実施形態に使用する固体撮像装置に設けられた画素の構成を示す回路図である。尚、図30に示す画素と同様の目的で使用される素子及び信号線などは、同一の符号を付して、その詳細な説明は省略する。

【0148】図36に示すように、本実施形態では、MOSトランジスタT2のドレインに直流電圧 V_{PD} が印加されるとともに、キャバシタC及びMOSトランジスタT4, T6を削除した構成となっている。その他の構成は、第11の実施形態(図30)と同一である。

【0149】(1) 光電流を自然対数的に変換して出力する場合。

このとき、第11の実施形態と同様に、MOSトランジスタT1をサブスレッショルド領域で動作させるための電圧を第1電圧とし、MOSトランジスタT1の閾値のバラツキを検出するため、直流電圧 V_{PS} に略等しい値となる電圧を第2電圧とする。

【0150】(1-a) 撮像動作

信号 ϕV_{PD} を第1電圧として、MOSトランジスタT1をサブスレッショルド領域で動作させるとともに、MOSトランジスタT7のゲートに与えられる信号 ϕS をハイレベルにし、MOSトランジスタT7をONの状態にする。このとき、フォトダイオードPDに光が入射すると光電流が発生し、MOSトランジスタのサブスレッショルド特性により、光電流を自然対数的に変換した値の電圧がMOSトランジスタT1のソース及びMOSトランジスタT2のゲートに発生する。尚、このとき、フォトダイオードPDで発生した負の光電荷がMOSトランジスタT1のソースに流れ込むため、強い光が入射されるほどMOSトランジスタT1のソース電圧が低くなる。

【0151】このようにして光電流に対して自然対数的に変化した電圧がMOSトランジスタT2のゲートに現れると、パルス信号 ϕV が与えられてMOSトランジスタT5をONとして、前記光電流を自然対数的に変換した値となる電流が、MOSトランジスタT2, T5を介して出力信号線6に導出される。このようにして入射光量の対数値に比例した信号(出力電流)を読み出すと、MOSトランジスタT5をOFFにする。

【0152】(1-b) 感度のバラツキ検出

各画素の感度のバラツキを検出するときの、各信号のタイミングチャートを図37に示す。上記のように、パルス信号 ϕV がMOSトランジスタT5のゲートに与えられて、出力信号が読み出されると、第11の実施形態

(図31)と同様に、まず、信号 ϕS をローレベルにして、MOSトランジスタT7をOFFにする。そして、信号 ϕV_{PD} を第2電圧にして、MOSトランジスタT1のドレイン・ソース間に負の電荷を蓄積させる。

【0153】次に、信号 ϕV_{PD} を第1電圧に戻すと、この蓄積された負の電荷が信号 ϕV_{PD} の信号線に流れ出て、MOSトランジスタT1のソースに負の電荷が蓄積された状態になる。この負の電荷の蓄積量は、ゲート・ソース間の閾値電圧によって決まる。このように、MOSトランジスタT1のソースに負の電荷が蓄積されると、MOSトランジスタT5のゲートにパルス信号 ϕV を与えて出力信号を読み出す。

【0154】このとき、読み出された出力信号は、MOSトランジスタT1の閾値電圧に応じた値となるため、これにより、各画素の感度のバラツキを検出することができる。そして、最後に、撮像動作が行えるように、信号 ϕS をハイレベルにしてMOSトランジスタT7をONにする。このように検出した感度のバラツキ検出を行って得られる信号を補正データとしてラインメモリなどのメモリに記憶し、各画素毎に、実際の撮像時の出力信号をこの補正データを用いて補正することによって、出力信号から画素のバラツキによる成分を取り除くことができる。

【0155】(2) 光電流を線形的に変換して出力する場合。

このとき、第11の実施形態と同様に、信号 ϕV_{PD} の電圧は、MOSトランジスタT2の動作点となる電圧である第3電圧とする。又、このとき、信号 ϕS は常にハイレベルで、信号 ϕS がゲートに与えられるMOSトランジスタT7は、常にON状態である。このようにすることによって、MOSトランジスタT1が図29のリセット用のMOSトランジスタに、MOSトランジスタT2が図29の信号增幅用のMOSトランジスタに相当した構成になる。

【0156】(2-a) 撮像動作

まず、第11の実施形態と同様に、信号 ϕV_{PG} をローレベルにして、リセット用のMOSトランジスタT1をOFFの状態にする。このように、リセット用のMOSトランジスタT1をOFFにすると、フォトダイオードPDに光電流が流れることによって、MOSトランジスタT2のゲート電圧が変化する。即ち、フォトダイオードPDより負の光電荷がMOSトランジスタT2のゲートに与えられ、MOSトランジスタT2のゲート電圧が、光電流に対して線形的に変化した値になる。尚、このとき、フォトダイオードPDで発生した負の光電荷がMOSトランジスタT2のゲートに流れ込むため、強い光が入射されるほどMOSトランジスタT2のゲート電圧が低くなる。

【0157】このようにして光電流に対して線形的に変化した電圧がMOSトランジスタT2のゲートに現れる

と、パルス信号 ϕV が与えられてMOSトランジスタT5をONにする。このとき、前記光電流の積分値を線形的に変換した値となる電流が、MOSトランジスタT2、T5を介して出力信号線6に導出される。このようにして入射光量の積分値に比例した信号（出力電流）を読み出すと、MOSトランジスタT5をOFFにする。

【0158】(2-b) リセット動作

各画素のリセットを行うときの、各信号のタイミングチャートを図38に示す。上記のように、パルス信号 ϕV がMOSトランジスタT5のゲートに与えられて、出力信号が読み出されると、まず、信号 ϕV_{PG} をハイレベルにして、MOSトランジスタT1をONにする。このようにMOSトランジスタT1がONになると、MOSトランジスタT2のゲートに第3電圧が与えられ、MOSトランジスタT2のゲート電圧がリセットされる。そして、信号 ϕV_{PG} を再びローレベルにして、MOSトランジスタT1をOFFにする。

【0159】次に、MOSトランジスタT5のゲートにパルス信号 ϕV を与えて出力信号を読み出す。このとき、出力信号は、MOSトランジスタT2のゲート電圧に応じた値となり、初期化されたときの出力信号として読み出される。そして、出力信号が読み出されると、再び上記した撮像動作が行われる。このように初期化されたときの信号を補正データとしてラインメモリなどのメモリに記憶し、各画素毎に、実際の撮像時の出力信号をこの補正データを用いて補正することによって、出力信号から画素のバラツキによる成分を取り除くことができる。

【0160】以上説明した実施形態において、各画素からの信号読み出しは電荷結合素子（CCD）を用いて行うようにしてもかまわない。この場合、MOSトランジスタT5に相当するポテンシャルレベルを可変としたポテンシャルの障壁を設けることにより、CCDへの電荷読み出しを行えばよい。

【0161】又、以上説明した第1～第11及び第13の実施形態は、画素内の能動素子であるMOSトランジスタT1～T7を全てNチャネルのMOSトランジスタで構成しているが、これらのMOSトランジスタT1～T7を全てPチャネルのMOSトランジスタで構成してもよい。又、第12の実施形態において、画素内のNチャネルのMOSトランジスタをPチャネルのMOSトランジスタに、PチャネルのMOSトランジスタをNチャネルのMOSトランジスタに変えて構成しても構わない。

【0162】図17及び図20～図28には、上記第1～第10の実施形態をPチャネルのMOSトランジスタで構成した例である第14～第23の実施形態を示している。又、図39～図41には、上記第11～第13の実施形態の画素のMOSトランジスタを逆極性のMOSトランジスタで構成した例である第24～第26の実施

形態を示している。そのため図16～図28及び図39～図41では接続の極性や印加電圧の極性が逆になっている。例えば、図17（第14の実施形態）において、フォトダイオードPDはアノードに直流電圧 V_{PD} に接続され、カソードが第1 MOSトランジスタT1のドレインとゲートに接続され、また第2 MOSトランジスタのゲートに接続されている。第1 MOSトランジスタT1のソースは信号 ϕV_{PS} が入力される。

【0163】ところで、図17のような画素が対数変換を行うとき、信号 ϕV_{PS} の電圧と直流電圧 V_{PD} は、 $\phi V_{PS} > V_{PD}$ となっており、図2（第1の実施形態）と逆である。また、キャバシタCの出力電圧は初期値が高い電圧で、積分によって降下する。また、第3 MOSトランジスタT3をONさせるときには、低い電圧をゲートに印加する。更に、図20～図28、図39及び図41の実施形態（第15～第24及び第26の実施形態）において、第5 MOSトランジスタT5や第6 MOSトランジスタT6をONさせるときには、低い電圧をゲートに印加する。又、図40の実施形態（第25の実施形態）において、第5 MOSトランジスタT5をONさせるときには低い電圧をゲートに印加し、そして、第6 MOSトランジスタT6をONさせるときには高い電圧をゲートに印加する。以上の通り、逆極性のMOSトランジスタを用いる場合は、電圧関係や接続関係が一部異なるが、構成は実質的に同一であり、また基本的な動作も同一であるので、図17、図20～図28及び図39～図41については図面で示すのみで、その構成や動作についての説明は省略する。

【0164】第14の実施形態の画素を含む固体撮像装置の全体構成を説明するためのブロック回路構成図を図16に示し、第15～第26実施形態の画素を含む固体撮像装置の全体構成を説明するためのブロック回路構成図を図18に示している。図16及び図18について、図1及び図4と同一部分（同一の役割部分）に同一の符号を付して説明を省略する。以下、図18の構成について簡単に説明する。列方向に配列された出力信号線6-1、6-2、…、6-mに対してPチャネルのMOSトランジスタQ1とPチャネルのMOSトランジスタQ2が接続されている。MOSトランジスタQ1のゲートは直流電圧線7に接続され、ドレインは出力信号線6-1に接続され、ソースは直流電圧 $V_{PS'}$ のライン8に接続されている。一方、MOSトランジスタQ2のドレインは出力信号線6-1に接続され、ソースは最終的な信号線9に接続され、ゲートは水平走査回路3に接続されている。ここで、MOSトランジスタQ1は画素内のPチャネルのMOSトランジスタTaと共に図19(a)に示すような増幅回路を構成している。尚、MOSトランジスタTaは、第15、第16、第19、第20、第24及び第25の実施形態では第4 MOSトランジスタT4に相当し、又、第17、第18、第21～第

23及び第26の実施形態では第2MOSトランジスタT2に相当する。

【0165】この場合、MOSトランジスタQ1はMOSトランジスタTaの負荷抵抗又は定電流源となっている。従って、このトランジスタQ1のソースに接続される直流電圧VPS' と、MOSトランジスタTaのドレインに接続される直流電圧VPD' との関係は、 $V_{PD'} < V_{PS'}$ であり、直流電圧VPD' は例えばグランド電圧(接地)である。トランジスタQ1のドレインはトランジスタTaに接続され、ゲートには直流電圧が印加されている。PチャネルのMOSトランジスタQ2は水平走査回路3によって制御され、增幅回路の出力を最終的な信号線9へ導出する。第15～第26の実施形態のように、画素内に設けられた第5MOSトランジスタT5を考慮すると、図19(a)の回路は図19(b)のよう表現される。

【0166】

【発明の効果】以上説明したように、本発明の固体撮像装置によれば、フォトダイオードなどの感光素子で発生した電気信号を対数変換して出力するか、線形的に変換して出力するかを自由に選択できる。従って、例えば、輝度範囲の広い被写体の撮像には対数変換に切り換えて使用し、低輝度の被写体や輝度範囲の狭い被写体の撮像には、線形変換に切り換えて使用するという使い分けができる。そして、そのことによって、低輝度から高輝度までの幅広い被写体を高精度に撮像できる。更に、能動素子をMOSトランジスタで構成することにより高集積化が容易となり、周辺の処理回路(A/Dコンバータ、デジタル・システム・プロセッサ、メモリ)等とともにワンチップ上に形成することができる。

【図面の簡単な説明】

【図1】本発明の一実施形態である二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図2】本発明の第1の実施形態の1画素の構成を示す回路図。

【図3】本発明で使用する画素の構成及びボテンシャルの関係を表した図。

【図4】本発明の一実施形態である二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図5】図4の一部の回路図。

【図6】本発明の第2の実施形態の1画素の構成を示す回路図。

【図7】本発明の第3の実施形態の1画素の構成を示す回路図。

【図8】本発明の第4の実施形態の1画素の構成を示す回路図。

【図9】本発明の第5の実施形態の1画素の構成を示す回路図。

【図10】本発明の第6の実施形態の1画素の構成を示す回路図。

【図11】第6の実施形態で使用する画素の構成及びボテンシャルの関係を表した図。

【図12】本発明の第7の実施形態の1画素の構成を示す回路図。

【図13】本発明の第8の実施形態の1画素の構成を示す回路図。

【図14】本発明の第9の実施形態の1画素の構成を示す回路図。

【図15】本発明の第10の実施形態の1画素の構成を示す回路図。

【図16】画素内の能動素子をPチャネルのMOSトランジスタで構成した実施形態の場合の本発明の二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図17】本発明の第14の実施形態の1画素の構成を示す回路図。

【図18】画素内の能動素子をPチャネルのMOSトランジスタで構成した実施形態の場合の本発明の二次元固体撮像装置の全体の構成を説明するためのブロック回路図。

【図19】図18の一部の回路図。

【図20】本発明の第15の実施形態の1画素の構成を示す回路図。

【図21】本発明の第16の実施形態の1画素の構成を示す回路図。

【図22】本発明の第17の実施形態の1画素の構成を示す回路図。

【図23】本発明の第18の実施形態の1画素の構成を示す回路図。

【図24】本発明の第19の実施形態の1画素の構成を示す回路図。

【図25】本発明の第20の実施形態の1画素の構成を示す回路図。

【図26】本発明の第21の実施形態の1画素の構成を示す回路図。

【図27】本発明の第22の実施形態の1画素の構成を示す回路図。

【図28】本発明の第23の実施形態の1画素の構成を示す回路図。

【図29】従来例の1画素の構成を示す回路図。

【図30】本発明の第11の実施形態の1画素の構成を示す回路図。

【図31】第11の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図32】第1.1の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図33】本発明の第12の実施形態の1画素の構成を示す回路図。

【図34】第12の実施形態で使用する画素の各素子に与える信号のタイミングチャート。

【図35】第12の実施形態で使用する画素の各要素に与える信号のタイミングチャート。

【図36】本発明の第13の実施形態の1画素の構成を示す回路図。

【図37】第13の実施形態で使用する画素の各要素に与える信号のタイミングチャート。

【図38】第13の実施形態で使用する画素の各要素に与える信号のタイミングチャート。

【図39】本発明の第24の実施形態の1画素の構成を示す回路図。

【図40】本発明の第25の実施形態の1画素の構成を示す回路図。

* 【図41】本発明の第26の実施形態の1画素の構成を示す回路図。

【符号の説明】

G₁₁~G_{m n} 画素

2 垂直走査回路

3 水平走査回路

4-1~4-n 行選択線

6-1~6-m 出力信号線

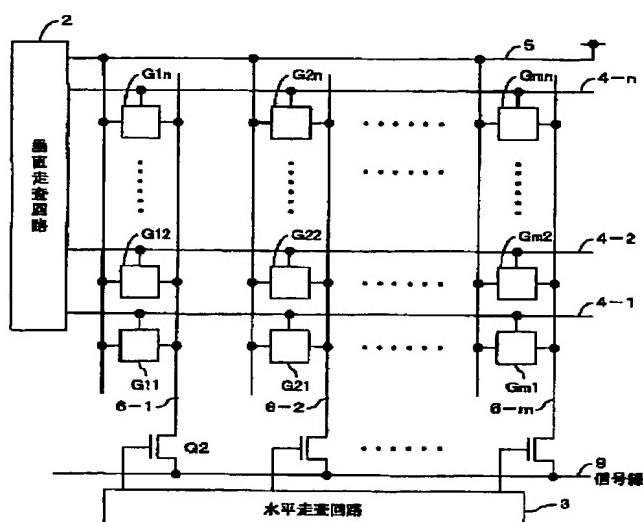
PD フォトダイオード

10 T₁~T₇ 第1~第7 MOSトランジスタ

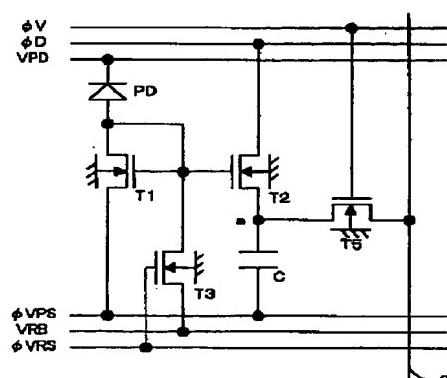
C キャパシタ

*

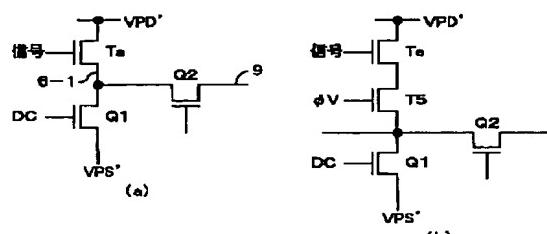
【図1】



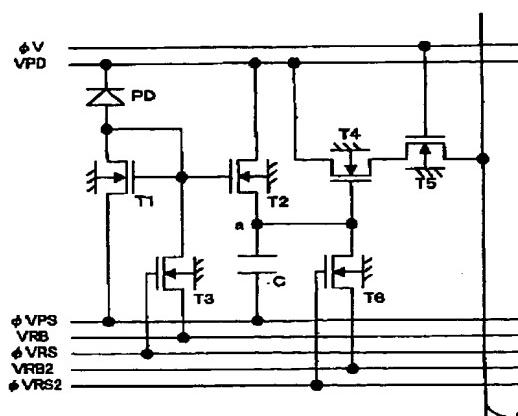
【図2】



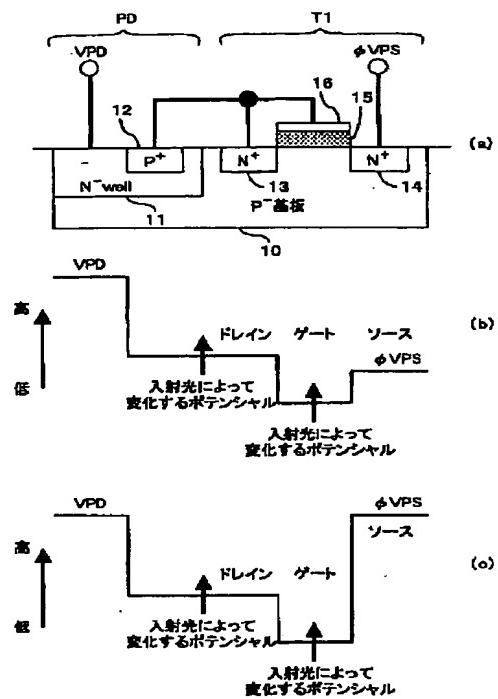
【図5】



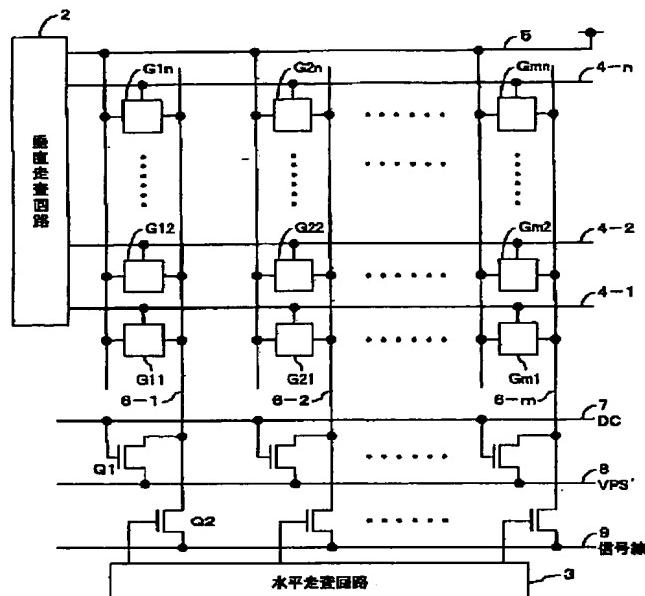
【図6】



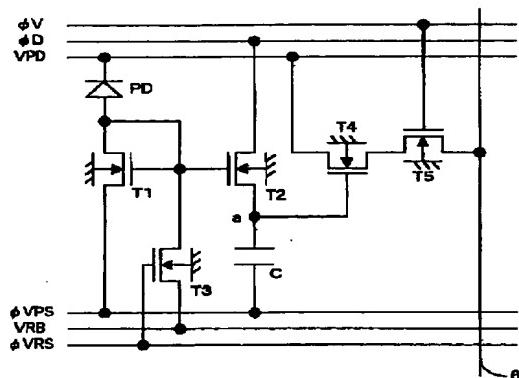
【図3】



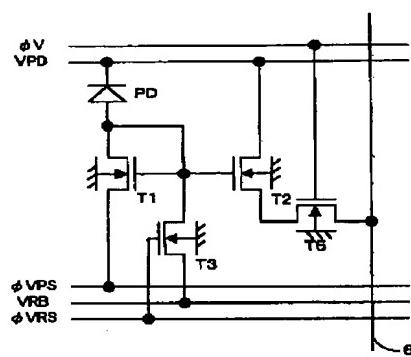
【図4】



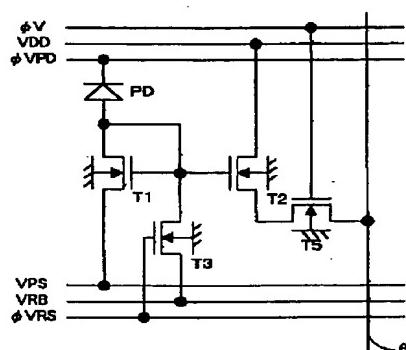
【図7】



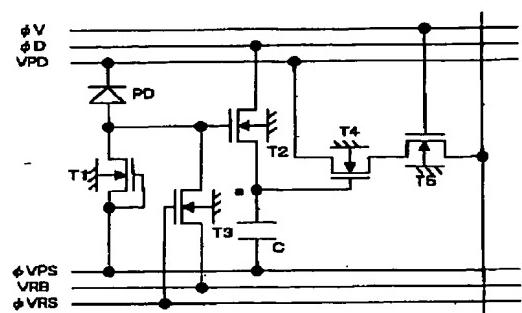
【図8】



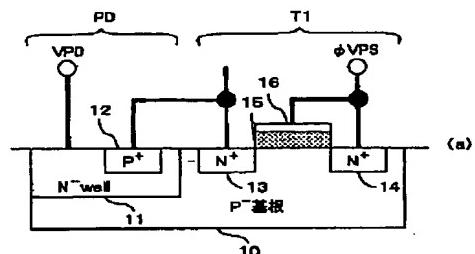
【図9】



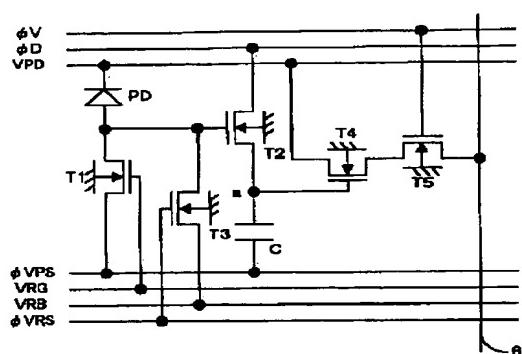
[図10]



【図11】



[図12]



(b)

高
低

入射光によって
変化するボテンシャル

ドレイン
ゲート

ϕ_{VPS}

入射光によって
変化するボテンシャル

(c)

高
低

VPD

入射光によって
変化するボテンシャル

ドレイン
ゲート

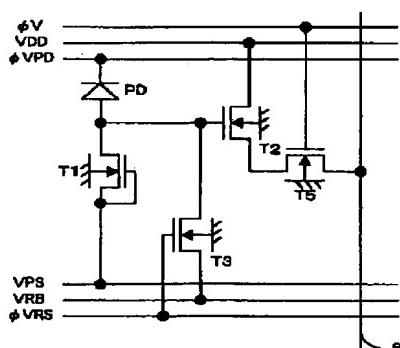
ϕ_{VPS}

VTH

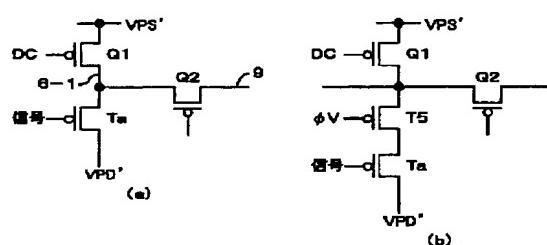
[図13]

【図29】

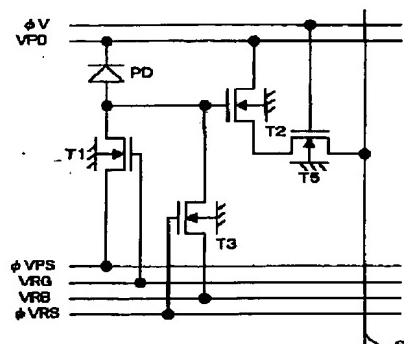
[図14]



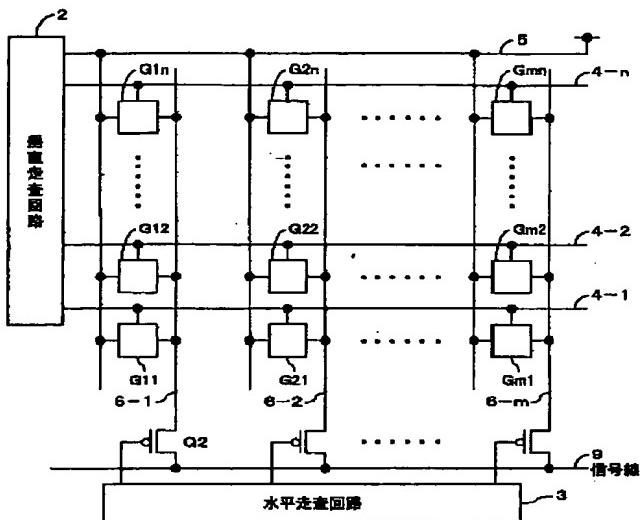
〔図19〕



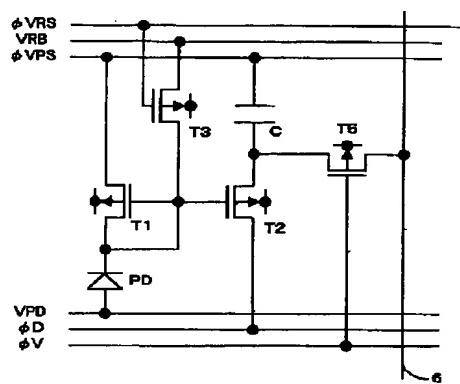
【図15】



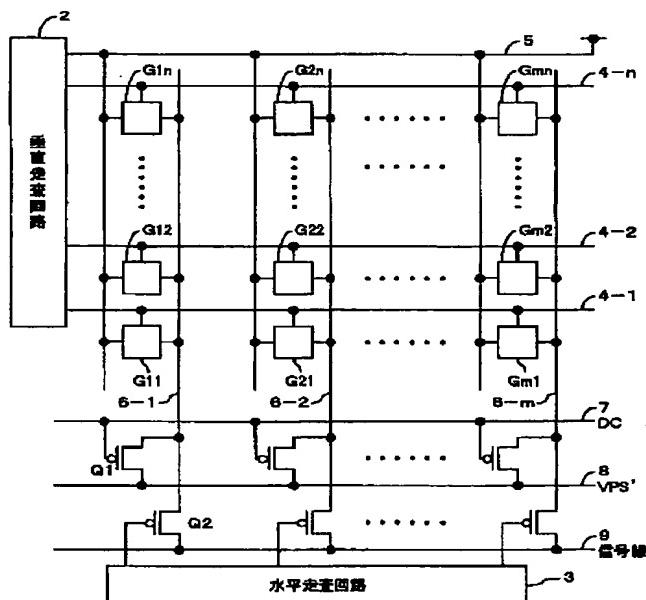
【図16】



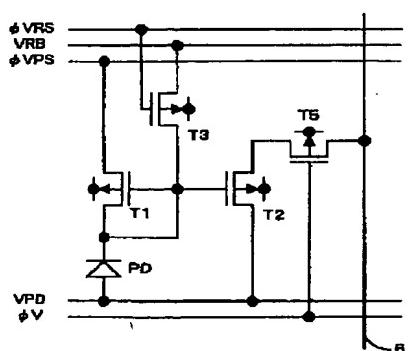
【図17】



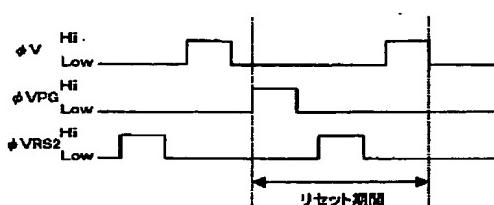
【図18】



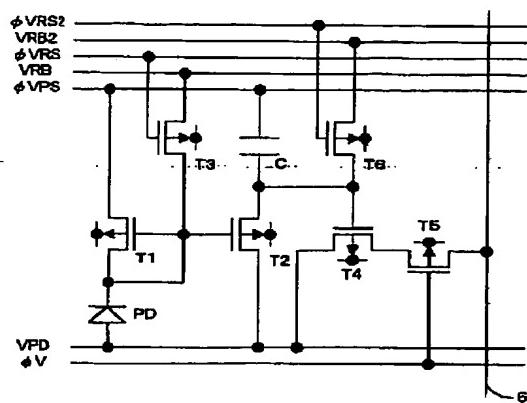
【図22】



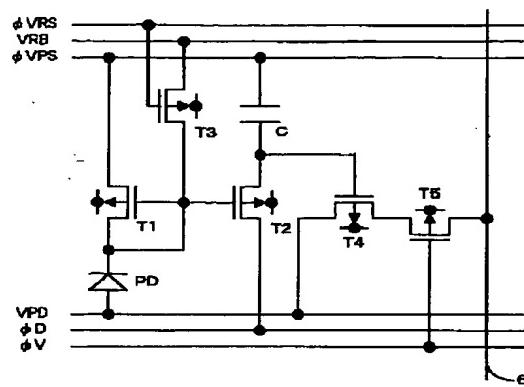
【図32】



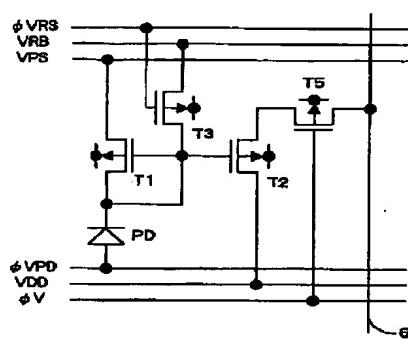
【図20】



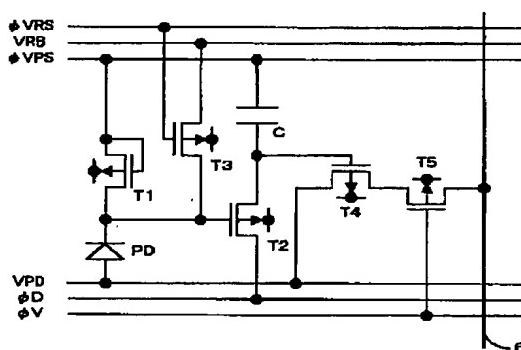
【図21】



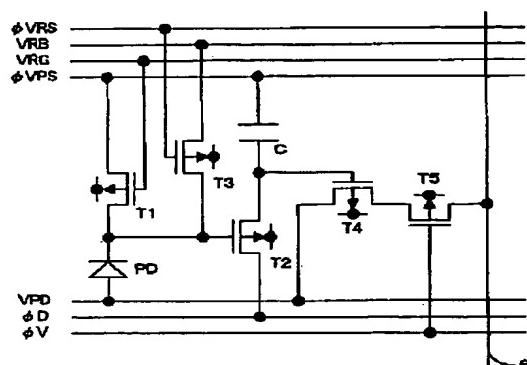
【図23】



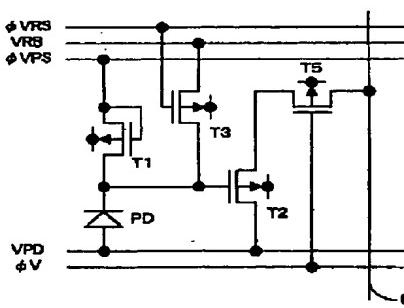
【図24】



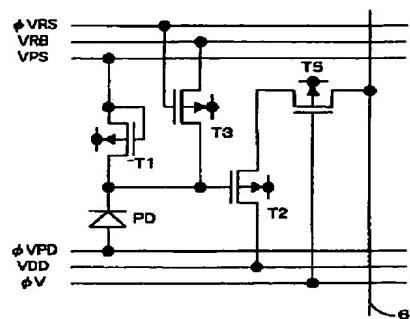
【図25】



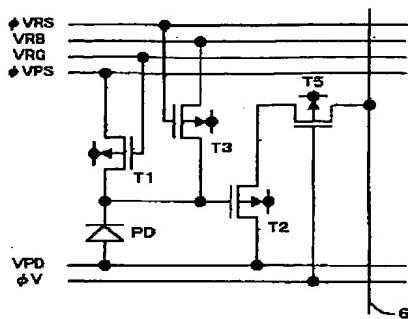
【図26】



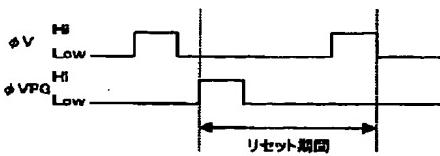
【図27】



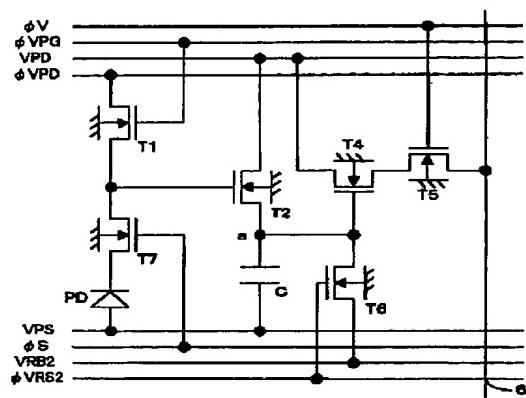
【図28】



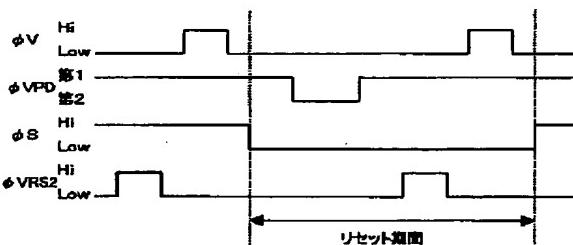
【図38】



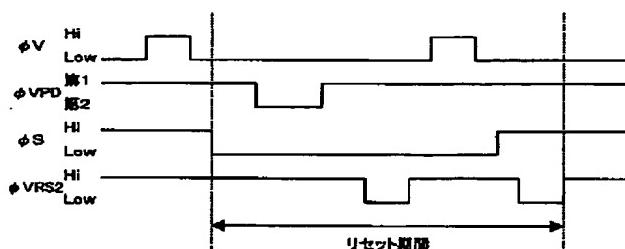
【図30】



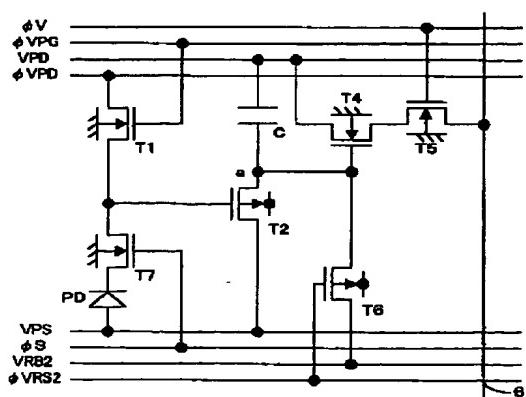
【図31】



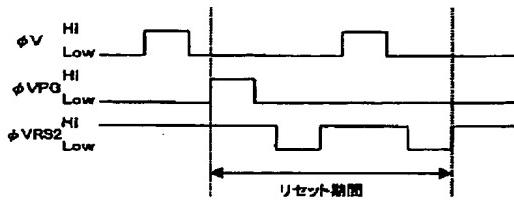
【図34】



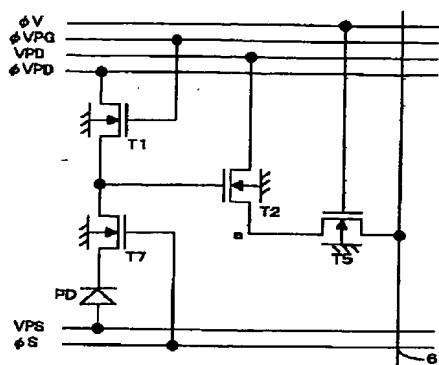
【図33】



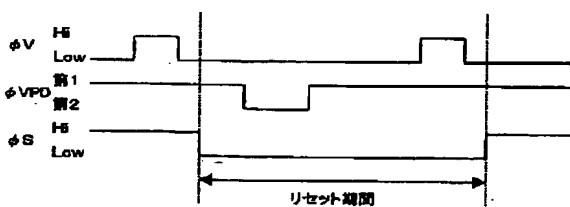
【図35】



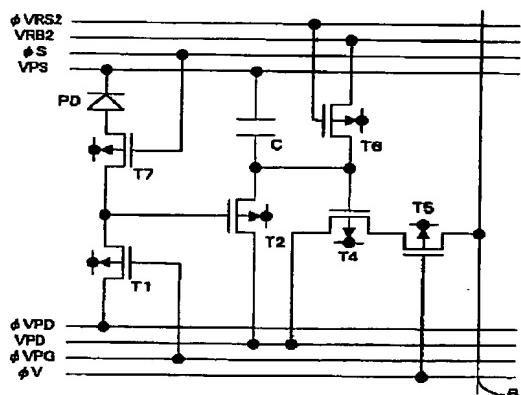
【図36】



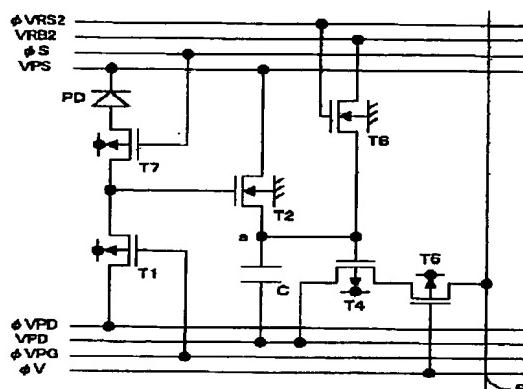
【図37】



【図39】



【図40】



【図41】

